

Bachelorarbeit

zur Erlangung des akademischen Grades
Bachelor of Engineering (B.Eng.)

Entwicklung der eingebetteten Hardware einer modularen Antriebsplattform

Autor: Sean William Dalton
sean.dalton@hs-bochum.de
Matrikelnummer: 013208208

Erstgutachter: Prof. Dr.-Ing. Arno Bergmann
Zweitgutachter: Dipl.-Ing. Tobias Adolph

Abgabedatum: 16.02.2017

Eidesstattliche Erklärung

Eidesstattliche Erklärung zur Abschlussarbeit:

»Entwicklung der eingebetteten Hardware einer modularen Antriebsplattform«

Ich versichere, die von mir vorgelegte Arbeit selbstständig verfasst zu haben. Alle Stellen, die wörtlich oder sinngemäß aus veröffentlichten oder nicht veröffentlichten Arbeiten anderer entnommen sind, habe ich als entnommen kenntlich gemacht. Sämtliche Quellen und Hilfsmittel, die ich für die Arbeit benutzt habe, sind angegeben. Die Arbeit hat mit gleichem Inhalt bzw. in wesentlichen Teilen noch keiner anderen Prüfungsbehörde vorgelegen.

Unterschrift :

Ort, Datum :

Inhaltsverzeichnis

Inhaltsverzeichnis	ii
Abkürzungsverzeichnis	iii
Symbolverzeichnis	iv
1 Einleitung	1
2 Grundlagen	2
2.1 MOSFET	2
2.1.1 Schaltzeiten	4
2.1.2 Verlustrechnung	7
2.2 Kopplungsarten	8
2.2.1 Kapazitive Kopplung	8
2.2.2 Induktive Kopplung	9
2.3 Störaussendung nicht periodischer Signale	10
2.4 Schaltregler	11
3 Konzeptionierung	13
3.1 Bestandsanalyse	13
3.2 Anforderungserhebung	16
3.3 Systementwurf	20
3.4 Komponentenentwurf	22
3.4.1 Schaltregler	22
3.4.2 Gatetreiber	25
3.4.3 Leistungsstufe	26
3.4.4 Überspannungsschutz	28

4 Implementierung	29
4.1 Schaltregler	31
4.1.1 Bauteil Dimensionierung	31
4.1.2 Schaltplan und Layout	33
4.2 Gatetreiber	35
4.2.1 Auslegung Messshunts	35
4.2.2 Überstrom-Detektierung	36
4.2.3 Programmierung	37
4.2.4 Layout	38
4.3 Leistungsstufe	39
4.3.1 Gate-Vorwiderstände	39
4.3.2 Bus-Kondensatoren	39
4.3.3 Schaltplan und Layout	40
4.4 Überspannungsschutz	43
4.4.1 Parametrierung	43
4.4.2 Schaltplan	43
4.4.3 Layout	45
5 Verifikation	46
5.1 Modultest: Schaltregler	47
5.2 Modultest: Gatetreiber	49
5.3 Modultest: Leistungsstufe	50
5.4 Modultest: Überspannungsschutz	51
5.5 Integrationstest: Gatetreiber und Leistungsstufe	53
5.6 Systemtest: E-Mountainboard	55
6 Fazit / Ausblick	58
Abbildungsverzeichnis	II
Tabellenverzeichnis	III
Literatur	IV
A Anhang	VII
A.1 Inhalt Daten-CD	VII

Abkürzungsverzeichnis

ADC	Analog-Digital-Converter
BLDC	Brushless Directcurrent-Motor
CAN	Controller Area Network
CONSENS	CONceptual design Specification technique for the ENgineering of complex Systems
DSP	Digitaler Signalprozessor
EMV	Elektromagnetische Verträglichkeit
EpOS	Entwicklungsplattform Ortsfrequenzfilter-Sensor
GND	Ground
LED	Light-emitting diode
MCM	Motorcontrollermodul
MOSFET	Metall-Oxid-Semiconductor-Field-Effect-Transistor
PMSM	Permanentmagneterregte Synchronmaschine
PWM	Pulsweiten Modulation
SON	Small-outline no leads
SOT	Small-outline transistor
SPI	Serial Peripheral Interface

Symbolverzeichnis

Symbol	Bedeutung	Einheit
a	Leiterplattendicke	m
C_{DS}	Drain-Source-Kapazität	F
C_{GD}	Gate-Drain-Kapazität	F
C_{GS}	Gate-Source-Kapazität	F
C_{OUT}	Ausgangs-Kapazität	F
ϵ_r	relative Permittivität	1
f_{SW}	Schaltfrequenz	Hz
G	Gain	$\frac{V}{V}$
I_{eff}	Effektivstrom	A
I_{DS}	Drain-Source-Strom	A
I_G	Gate-Strom	A
I_{OC}	Überstrom	A
I_{OUT}	Ausgangs-Strom	A
$i_{stör}$	Stör-Strom	A
L	Induktivität	H
λ	Wellenlänge	m
P_{CON}	Leitungsverlustleistung	W
P_{GATE}	Gateverlustleistung	W
P_{SW}	Schaltverlustleistung	W
P_{TOT}	Gesamt-Verlustleistung	W
Q_G	Gesamt-Gate-Ladung	C
Q_{GD}	Gate-Drain-Ladung	C
Q_{GS}	Gate-Source-Ladung	C
R	elektrischer Widerstand	Ω
r_u	Welligkeit	%
R_{DSon}	Durchgangswiderstand	Ω

Symbol	Bedeutung	Einheit
R_G	Gate-Widerstand	Ω
R_V	Gate-Vorwiderstand	Ω
t_{SLOPE}	Anstiegszeit	s
$\vartheta_{ambient}$	Umgebungs-Temperatur	K
ϑ_{MOSFET}	MOSFET-Temperatur	K
V_{DIODE}	Dioden-Spannung	V
V_{DR}	Gate-Versorgungsspannung	V
v_{DS}	Drain-Source-Spannung	V
V_{IN}	Eingangs-Spannung	V
V_{OUT}	Ausgangs-Spannung	V
V_{REF}	Referenz-Spannung	V
V_{ripple}	Ripple-Spannung	V
$v_{stör}$	Stör-Spannung	V
V_{TH}	Threshold-Spannung	V

1 Einleitung

Diese Arbeit behandelt die Dokumentation der Hardware-Entwicklung einer modularen Antriebsplattform für die unabhängige Regelung zweier Synchronmaschinen.

Die Hardware-Entwicklung stellt einen Teil des EpOS-Projektes (Entwicklungsplattform-Ortsfrequenzfilter-Sensor) dar, welches zusätzlich die Entwicklung der modellbasierten Software für das Motorcontrollermodul (MCM) sowie die Konstruktion eines allradbetriebenen E-Mountainboards beinhaltet. [1]

Die Projektarbeit wird am Institut für Systemtechnik in Zusammenarbeit mit der Smart Mechatronics GmbH durchgeführt.

Grundlage dieser Arbeit ist die im „HoBo“-E-Skateboard-Projekt entwickelte Leistungselektronik [2].

Die im Rahmen dieses Projektes zu erarbeitenden Ergebnisse sind zu Projektbeginn in einem Projektauftrag festgehalten (vgl. Anhang A.1.7). Gegenstand dieser Vereinbarung ist zum einen die Analyse und Beurteilung des Verbesserungspotentials der Hardware des bestehenden E-Skateboards, zum anderen die konkrete Umsetzung dieser Verbesserungen sowie die entsprechende Dokumentation.

Sämtliche im Projektauftrag geforderten Dokumente befinden sich auf der beigefügten Daten-CD (vgl. Anhang A.1)

Die Projektdurchführung wird anhand der Entwicklungsmethode des V-Modells vorgenommen, welches eine Vorgehensweise zur Projektplanung und Projektabwicklung darstellt [3].

2 Grundlagen

In diesem Abschnitt werden die Grundlagen für die Entwicklung eines Motorcontrollers entscheidenden Komponenten beschrieben.

Zur Abschätzung der entstehenden Verluste an der Leistungselektronik des Motorcontrollers werden die Schalt-Eigenschaften von MOSFET beschrieben und die Grundlagen der verwendeten Verlustrechnung erklärt.

Des Weiteren werden Störbeeinflussungen von Schaltungen beschrieben sowie eine Methode zur Analyse von Schaltungsteilen mit hoher Störaussendung.

2.1 MOSFET

MOSFET (metal-oxid-semiconductor-field-effect-transistor) sind die am häufigsten eingesetzten Leistungsschalter im Spannungsbereich bis ca. 250 V [4].

Das Ersatzschaltbild des MOSFET gemäß Abbildung 2.1 ermöglicht die Berechnung der Schaltzeiten und damit auch eine Annäherung der auftretenden Schaltverluste im folgenden Abschnitt. [5, 6]

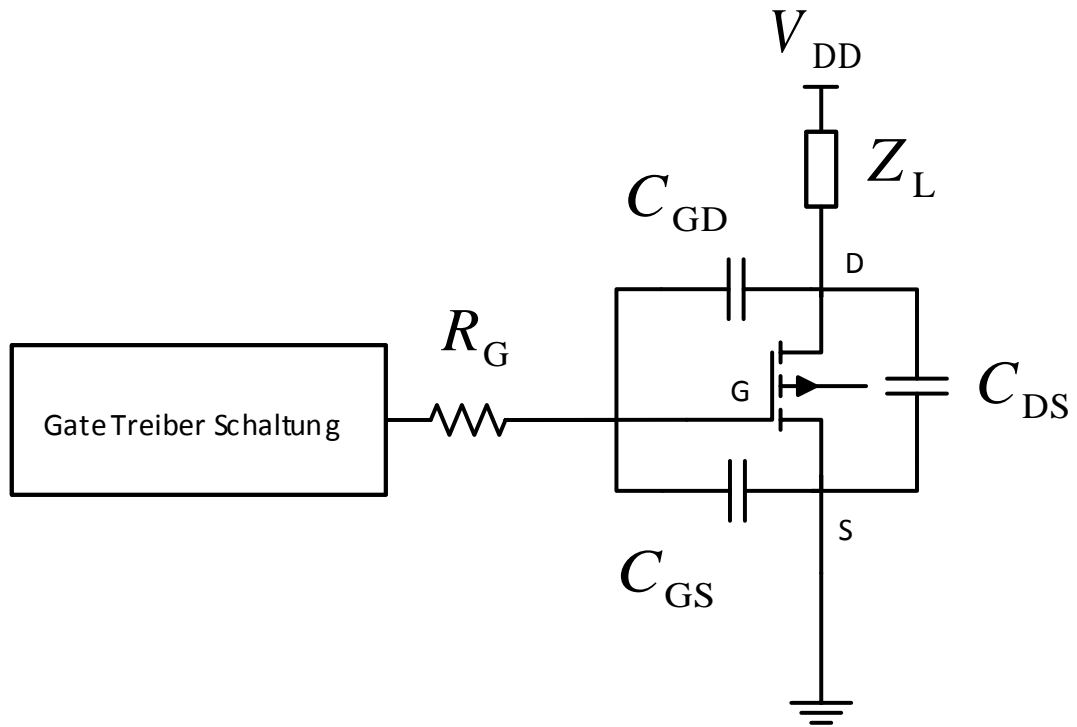


Abbildung 2.1: Ersatzschaltbild MOSFET [5]

Der Widerstand R_G fasst die gesamten Gate-Widerstände zusammen. Die eingezeichneten Kapazitäten, die Gate-Source-Kapazität C_{GS} , die Drain-Source-Kapazität C_{DS} sowie die Gate-Drain-Kapazität C_{GD} stellen parasitäre Kondensatoren dar, die von der angelegten Drain-Source-Spannung V_{DS} abhängig sind.

Der in Abbildung 2.1 eingezeichnete Widerstand Z_L stellt eine Last dar.

2.1.1 Schaltzeiten

Abbildung 2.2 zeigt eine typische Gate-Ladungskurve eines MOSFET [7]. Die Gate-Source-Spannung v_{GS} wird in Abhängigkeit der eingeleiteten Gate-Ladung dargestellt.

Q_G ist die gesamte Gate-Ladung, die benötigt wird, um das Gate voll zu laden. Als Q_{GS} wird die Gate-Source-Ladung bezeichnet. Sobald sich diese im Gate befindet, ist die Kapazität des Kondensators C_{GS} voll geladen. Befindet sich die Ladung Q_{GS1} im Gate, beginnt der Drain-Source-Kanal leitfähig zu werden. [5] Der Parameter Q_{GD} stellt die Gate-Drain-Ladung oder auch „Miller“-Ladung dar, die nötig ist um den Kondensator C_{GD} zu füllen. Diese Gate-Ladungs-Parameter sind in den „Dynamic Characteristics“ im Datenblatt des verwendeten MOSFET nachzulesen.

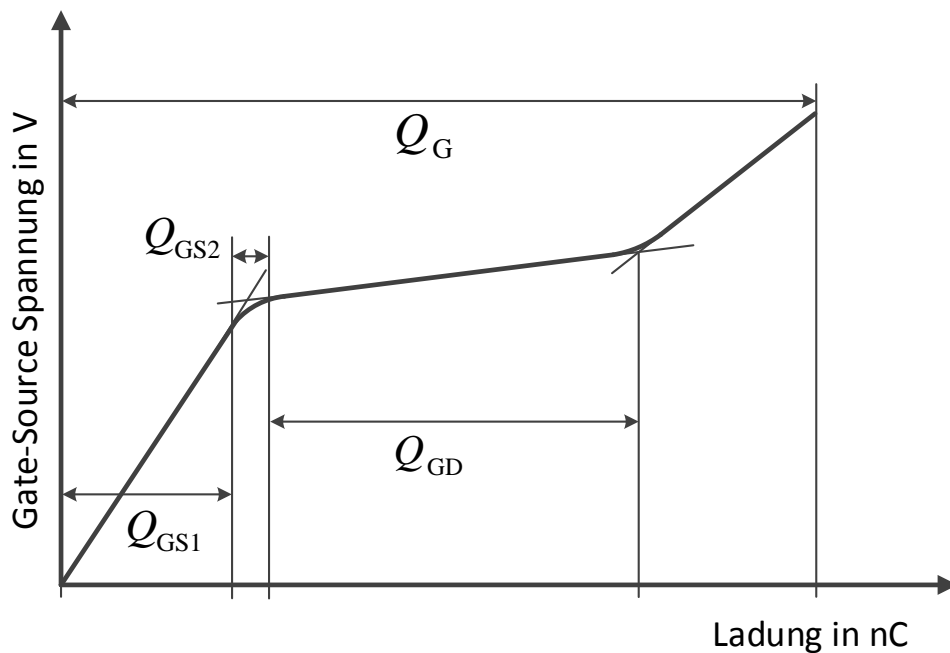


Abbildung 2.2: Gate-Spannung in Abhängigkeit der Gate-Ladung [5]

Bei Vermessung der Gate-Spannung mit konstantem Strom ergibt sich ein Spannungsverlauf in Abhängigkeit der Zeit, wie in Abbildung 2.3 dargestellt [7]. Sobald die Gate-Spannung v_{GS} die Threshold-Spannung V_{TH} zum Zeitpunkt t_1 erreicht wird der MOSFET leitfähig. Zum Zeitpunkt t_2 wird die linke Plateau-Spannung V_{PL} erreicht und die Drain-Source-Spannung V_{DS} fällt bis t_3 und Erreichen der rechten Plateau-Spannung V_{PR} ab, wie in Abbildung 2.4 dargestellt. Ab dem Zeitpunkt t_3 wird der Spannungsabfall durch den Durchgangs-Widerstand R_{DSon} bestimmt. Im verbleibenden Zeitraum bis t_4 steigt die Gate-Spannung bis auf die maximale vom Treiber gelieferte Spannung V_{DR} .

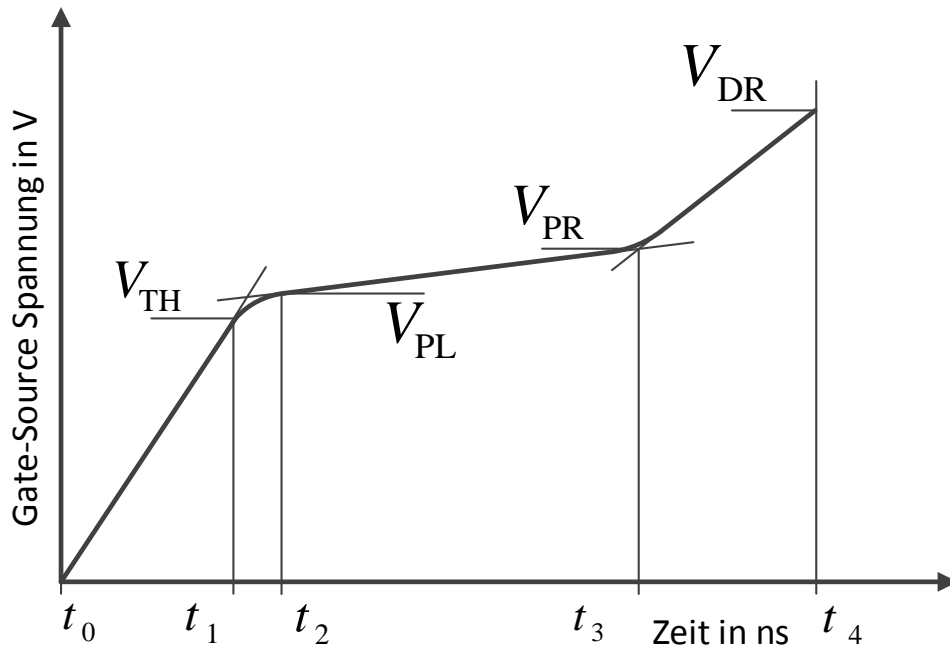


Abbildung 2.3: Gate-Spannung bei konstantem Gate-Strom [5]

Abbildung 2.4 zeigt den Zusammenhang zwischen der Gate-Spannung v_{GS} dem Drain-Strom i_D sowie der Drain-Source-Spannung v_{DS} in Abhängigkeit der Zeit bei konstantem Gate-Strom.

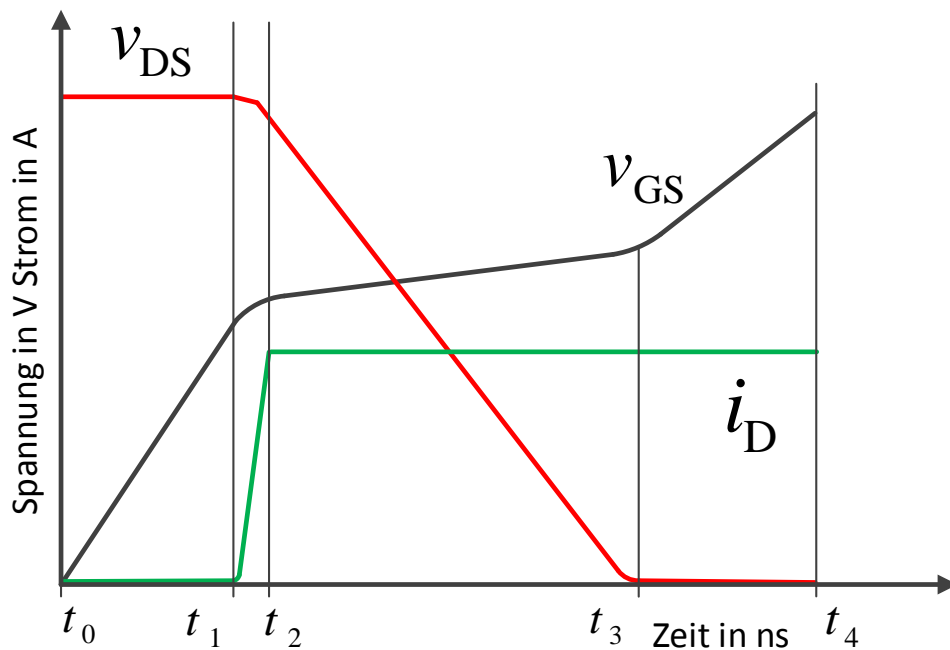


Abbildung 2.4: Schaltverhalten des MOSFET

Der Zeitpunkt bei dem der MOSFET seine größte Leitfähigkeit erreicht, muss für den Betrieb eines Wechselrichters bekannt sein, um die Totzeit der Halbbrücke einstellen zu können. Des Weiteren lassen sich die Schalt-Verluste mit diesen Angaben approximieren, wie im folgenden Abschnitt beschrieben.

2.1.2 Verlustrechnung

Um die Gesamtverlustleistung P_{TOT} (engl. total) eines MOSFET im schaltenden Betriebes anzunähern, wird Formel 2.1 verwendet [7]. Die Gesamtverlustleistung P_{TOT} setzt sich aus der Leitungsverlustleistung P_{CON} (engl. conduction), der Schaltverlustleistung P_{SW} (engl. switching) und der Gateverlustleistung P_{GATE} zusammen. [8]

$$P_{\text{TOT}} = P_{\text{SW}} + P_{\text{CON}} + P_{\text{GATE}} \quad (2.1)$$

Die Leitungsverlustleistung P_{CON} berechnen sich gemäß Formel 2.2 aus dem Produkt des Durchlass-Widerstandes R_{DSon} und dem Effektivwert des Stromes I_{eff} , der durch den MOSFET fließt. [7]

$$P_{\text{CON}} = R_{\text{DSon}} \cdot I_{\text{eff}}^2 \quad (2.2)$$

Die Schaltverlustleistung P_{SW} am MOSFET entsteht beim Übergang vom nicht-leitenden zum leitenden Zustand. Gemäß Abbildung 2.4 entspricht dies angenähert dem Zeitraum von t_1 bis t_2 [8]. Unter Zuhilfenahme der Gate-Ladungs-Parameter des verwendeten MOSFET folgt Formel 2.3 für die Annäherung der Verluste für diesen Zeitraum unter Annahme eines konstanten Gate-Stromes. [6]

$$P_{\text{SW}} = V_{\text{DS}} \cdot I_{\text{eff}} \cdot f_{\text{SW}} \cdot \frac{Q_{\text{GS2}} + Q_{\text{GD}}}{I_{\text{G}}} \quad (2.3)$$

Die Gateverlustleistung P_{GATE} hängt von der Gesamt-Gate-Ladung Q_{G} , der maximalen Gate-Spannung, V_{DR} sowie der Schaltfrequenz f_{SW} ab. [7, 8]

$$P_{\text{GATE}} = Q_{\text{G}} \cdot V_{\text{DR}} \cdot f_{\text{SW}} \quad (2.4)$$

Abhängig von Schaltfrequenz und eingprägtem Strom kann die Gesamtverlustleistung P_{TOT} durch Auswahl eines MOSFET mit geeigneten Parametern minimiert werden. [8]

2.2 Kopplungsarten

In Schaltungen auf Leiterplatten kann es zu verschiedenen Arten der Störaussendung zwischen Störquelle und Störsenke kommen, bei denen Energie von einem ersten in einen zweiten Stromkreis übertragen wird. Es werden die Mechanismen der Kopplung beschrieben, welche für die Analyse der Hardware verwendet werden. [6]

2.2.1 Kapazitive Kopplung

In Stromkreisen mit schnellen Spannungsänderungen im störenden Stromkreis, kann es durch die hervorgerufenen elektrischen Wechselfelder zu einem Stromfluss im gestörten Stromkreis kommen [8]. Dieses Verhalten kann durch einen Kondensator dargestellt werden. Abbildung 2.5 zeigt eine solche Störung. Die beiden Stromkreise verhalten sich wie über einen Kondensator zusammengeschaltet.

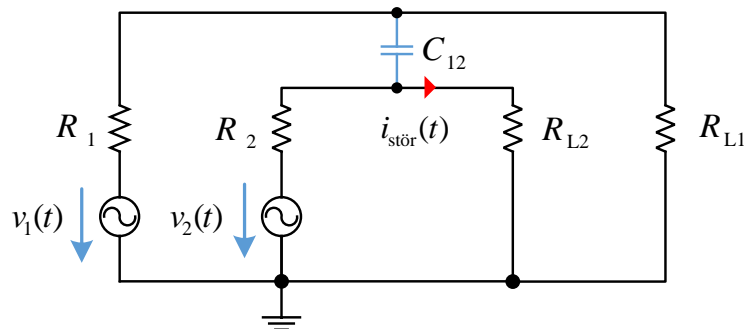


Abbildung 2.5: Kapazitive Kopplung zweier Stromkreise

Die Berechnung des Störstroms erfolgt gemäß Formel 2.5. [8]

$$i_{\text{stör}}(t) = C_{12} \cdot \frac{dv_1(t)}{dt} \quad (2.5)$$

C_{12} stellt die parasitäre Kapazität zwischen zwei benachbarten Stromkreisen dar, die durch Parameter wie Länge oder Anordnung der Leitungen beeinflusst wird. Die kapazitive Kopplung hat einen merkbaren Einfluss auf benachbarte Schaltungen mit einem Abstand kleiner einem Zehntel der Wellenlänge ($l < \frac{\lambda}{10}$) der Störfrequenz [8].

2.2.2 Induktive Kopplung

Wechselströme erzeugen magnetische Wechselfelder, welche in benachbarten Leitungen oder Schaltkreisen Störspannungen induzieren können. Abbildung 2.6 zeigt Stromkreis 1 als Störquelle für Stromkreis 2.

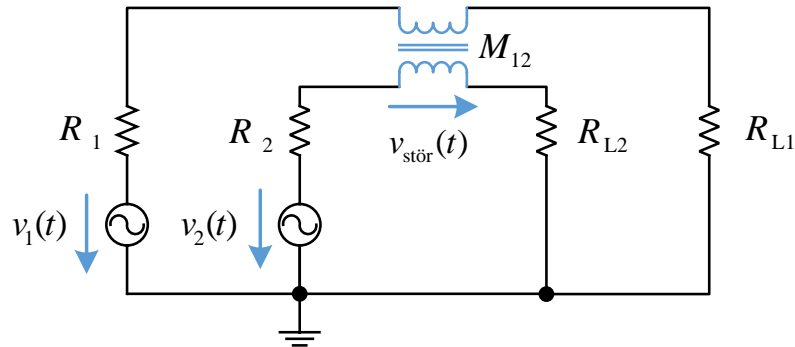


Abbildung 2.6: Induktive Kopplung

Die induzierte Störspannung lässt sich gemäß Formel 2.6 berechnen. [8]

$$v_{\text{stör}}(t) = M_{12} \cdot \frac{di_1(t)}{dt} \quad (2.6)$$

M_{12} bezeichnet die parasitäre Koppelinduktivität zwischen zwei benachbarten Stromkreisen und ist für die Anwendung von Leiterbahnen auf Leiterplatten abhängig von der Leitungslänge l , der Leiterplattendicke a sowie dem Leiterbahnabstand d . Die Berechnung erfolgt gemäß Formel 2.7. [6]

$$M_{12} = \frac{\mu_0 \cdot l}{2\pi} \ln \left(1 + \left(\frac{a}{d} \right)^2 \right) \quad (2.7)$$

2.3 Störaussendung nicht periodischer Signale

Jegliche Signale lassen sich durch Überlagerung von Sinus-Teilfunktionen synthetisieren [9]. Die Summe aller Teilsignale wird als Fourierreihe bezeichnet.

Eine einfache Annäherung einer Schaltflanke an eine einzelne Sinusfunktion erlaubt eine Berechnung von kritischen Leiterlängen gemäß Abbildung 2.7. Dazu wird die Steigung der Schaltflanke durch die Steigung der überlagerten Sinusfunktion angenähert, gemäß Gleichung 2.8.

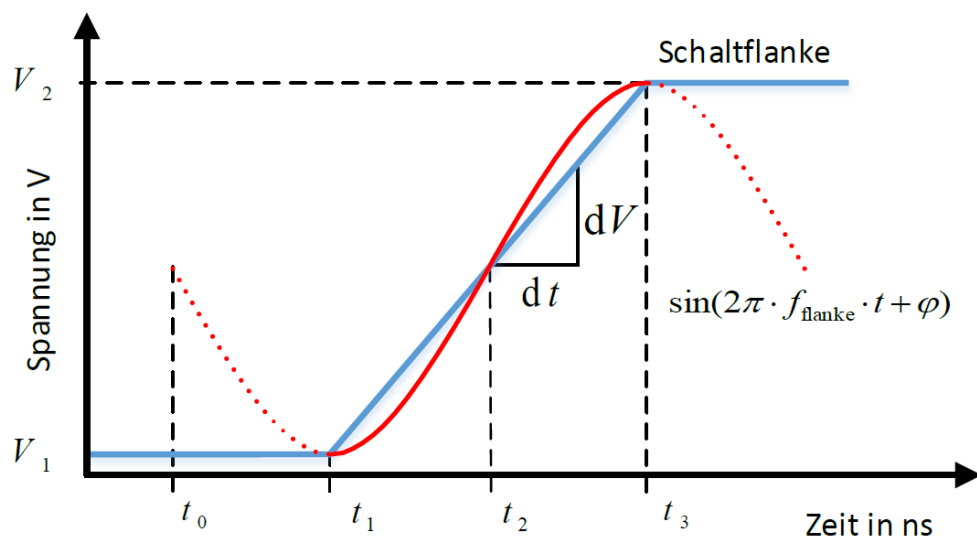


Abbildung 2.7: Annäherung der Schaltfrequenz einer Schaltflanke mittels Sinusfunktion

$$\frac{dv}{dt} = \frac{d}{dt} \sin(2\pi f_{\text{flanke}} \cdot t + \varphi) = 2\pi f_{\text{flanke}} \cos(2\pi f_{\text{flanke}} t_2 + \varphi_2)$$

Dabei gilt für die Cosinus-Funktion zum Zeitpunkt t_2 : $\cos(2\pi f_{\text{flanke}} t_2 + \varphi) = \cos(\pi) = 1$.

$$\Rightarrow \frac{dv}{dt} = 2\pi f_{\text{flanke}} \cos(2\pi f_{\text{flanke}} t_2 + \varphi_2) = 2\pi f_{\text{flanke}} \quad (2.8)$$

Daraus leitet sich die angenäherte Frequenz wie in Gleichung 2.9 ab, mit der die kritische Leitungslänge berechnet werden kann.

$$f_{\text{flanke}} = \frac{V_2 - V_1}{t_3 - t_1} \cdot \frac{1}{2\pi} \quad (2.9)$$

Aus einer gegebenen Frequenz und der relativen Permittivität ϵ_r der Leiterplatte lässt sich über Formel 2.10 die kritische Wellenlänge λ_{flanke} berechnen.

$$\lambda_{\text{flanke}} = \frac{c_0}{\sqrt{\epsilon_r} \cdot f_{\text{flanke}}} \quad (2.10)$$

Eine Leiterbahn der Länge l_{krit} gleich einem Viertel der Wellenlänge $\lambda_{\text{flanke}}/4$ eines Sinus-Signals wirkt als Monopolantenne [9]. Die kritische Länge für Schaltflanken ist in Gleichung 2.11 abhängig von den Parametern der Leiterkarte und Schaltflanke dargestellt.

$$l_{\text{krit}} = \frac{\lambda_{\text{flanke}}}{4} = \frac{\pi c_0}{2\sqrt{\epsilon_r}} \cdot \frac{t_2 - t_1}{V_2 - V_1} \quad (2.11)$$

2.4 Schaltregler

In diesem Projekt werden synchrone Abwärtswandler eingesetzt, welche sich durch den Einsatz von zwei Leistungsschaltern auszeichnen, anstelle eines Schalters und einer Diode, wie es beim konventionellen Abwärts-Wandler üblich ist. Durch die Verwendung von synchronen Schaltreglern sind Wirkungsgrade von bis zu 95 % erreichbar. [10]

Abbildung 2.8 zeigt schematisch die Funktionsweise eines synchronen Abwärtswandlers. Die beiden Halbleiterschalter T_1 und T_2 werden komplementär eingeschaltet. Dabei bestimmt das Verhältnis der Einschaltzeiten t_{T1} und t_{T2} den Strom durch die Spule L_1 und damit die Ausgangsspannung V_{OUT} , die sich am Kondensator C_{OUT} einstellt.

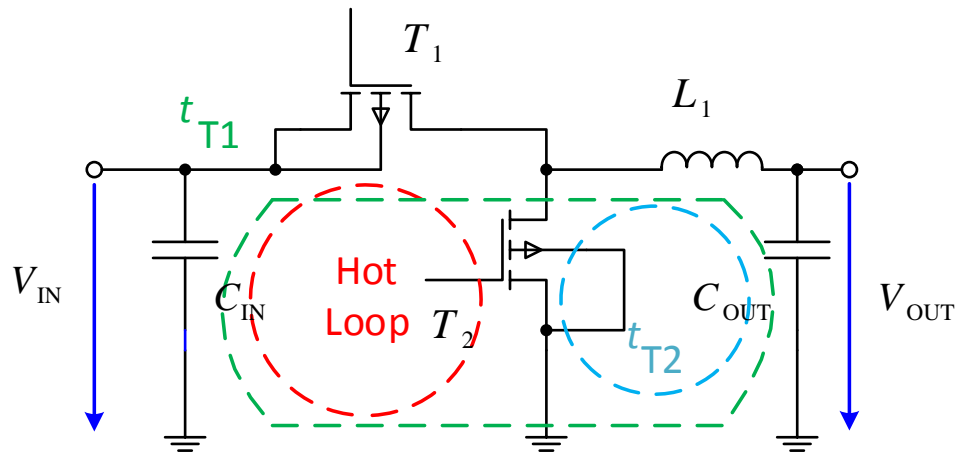


Abbildung 2.8: Kritische Masche eines synchronen Abwärtswandlers [8]

Durch das Schalten entstehen gemäß Abschnitt 2.1.1 große Stromänderungsspitzen in Leitungen, die nicht dauerhaft durchflossen sind. Um den Bereich zu finden, in dem große Stromänderungen auftreten, wird die Stromumschaltanalyse gemäß Franz [9] verwendet.

In das Schaltbild werden die Ströme in den geschlossenen Umläufen der beiden Schaltstellungen eingetragen. Der geschlossene Umlauf, der nur in einem der beiden Schaltzustände Strom führt, stellt die sogenannte kritische Masche dar, die in Application Notes oft als „Hot Loop“ bezeichnet wird. [9]

Um Interferenzen mit anderen Schaltungsteilen zu vermeiden, wird empfohlen diese Masche so klein wie möglich auszulegen, da der erzeugte magnetische Fluss ϕ abhängig ist von der Größe der eingeschlossenen Fläche. [10]

3 Konzeptionierung

In der Konzeptionierungsphase dieser Arbeit wird zunächst die bereits entwickelte Hardware des vorangegangenen Projekts analysiert. Des Weiteren werden Anforderungen gegen das System gestellt sowie der Systementwurf erarbeitet.

3.1 Bestandsanalyse

Ein aus der vorangegangenen Projektarbeit abgeleitetes Dokument mit Verbesserungsvorschlägen für Folgeprojekte stellt die Grundlage zur Untersuchung der bestehenden Hardware dar (vgl. Anhang A.1.5).

Anhand der für die Hardware relevanten Aspekte wird das vorhandene Layout untersucht. Die wichtigsten Ergebnisse sind nachstehend näher erläutert:

- Im vorangegangenen Projekt wurden vor allem Probleme mit dem verwendeten Gatetreiber DRV8301 festgestellt [2]. Ein Punkt zur Verbesserung ist daher das Layout des Gatetreibers. Eine Ursache kann der in den Gatetreiber integrierte Schaltregler sein, der die Funktion des Gatetreibers beeinflusst. Eine weitere Ursache hierfür kann die Anordnung der Versorgungs-Leiterbahn des Gatetreibers sein, deren Führung stark vom empfohlenen Layout des Herstellers abweicht. [11]
- Die Analyse des Schaltregler-Layouts bezüglich der kritischen Masche (vgl. Abschnitt 2.4) ist in Abbildung 3.1 dargestellt. Im Layout ist diese durch eine rote Linie dargestellt.

3 Konzeptionierung

Der Umlauf schließt sich über den Eingangskondensator C201, den Gate-treiber, die Diode D210 sowie die GND-Fläche auf der Rückseite der Leiterkarte. Die eingeschlossene Fläche beträgt ca. 190 mm^2 . Durch Bauteile, die sich innerhalb der kritischen Masche befinden, ist das Layout nicht auf die Größe des Hot Loop optimiert.

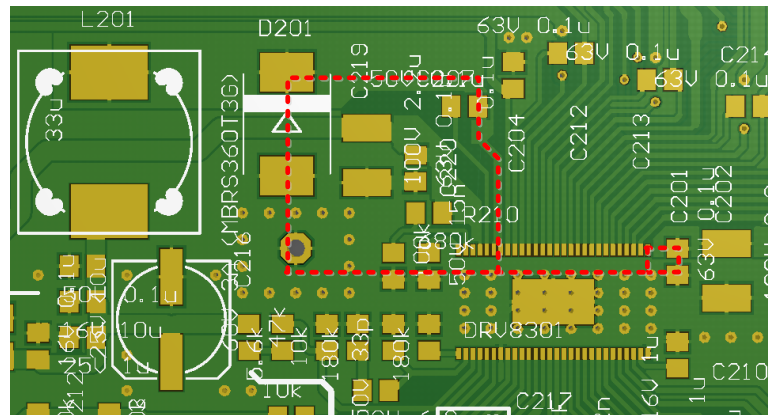


Abbildung 3.1: Analyse des Hot Loop des vorhandenen Schaltreglers

- Die Analyse des Layouts bezüglich induktiver Kopplung gemäß Formel 2.6 wird für die in Abbildung 3.2 rot markierten Leiterbahnen erstellt.

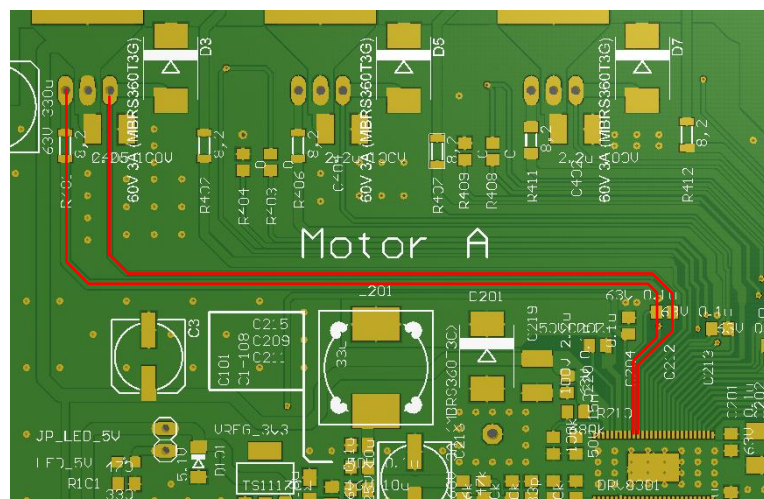


Abbildung 3.2: Analyse induktiver Kopplung der vorhandenen Gateleitung

- Bei den in Abbildung 3.2 markierten Leiterbahnen handelt es sich zum einen um eine Gate-Leitung und zum anderen um einen Spannungsabgriff der Phase. Die beiden Leiterbahnen weisen bei einem Leitungsabstand von 0,2 mm eine gemessenen Koppellänge von 8 cm auf. Der an dem Gate gemessene Spannungsverlauf ist in Abbildung 3.3 dargestellt.

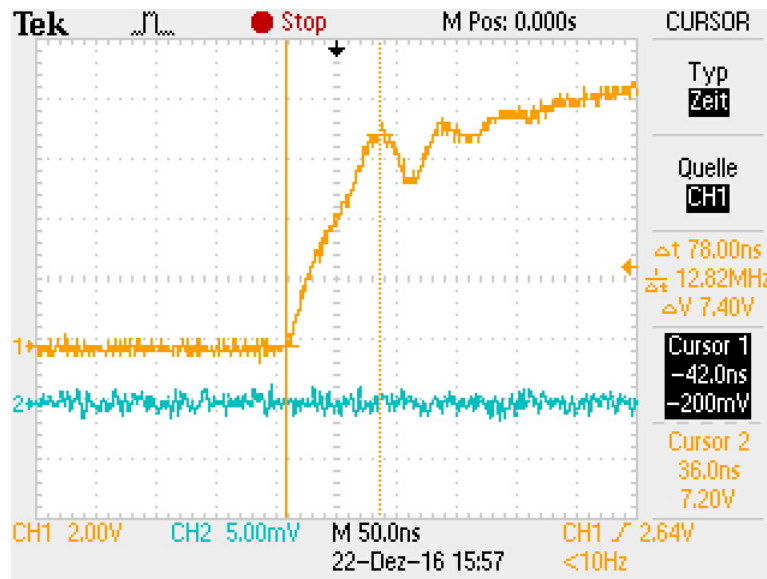


Abbildung 3.3: Gate-Schaltflanke Spannungsverlauf

- Unter Verwendung der in Tabelle 3.1 gemessenen bzw. der Dokumentation entnommenen Parameter, ergibt sich gemäß Formel 3.1 eine induzierte Störspannung $v_{\text{stör}}$ von 596 mV. Die gestörte Leitung dient zur Detektierung von Überströmen durch die MOSFET, welche durch die Einkopplung gestört werden kann.

Parameter	Beschreibung	Wert
l	Koppellänge	8 cm
a	Leiterplattendicke	1,6 mm
d	Leiterbahnabstand	0,3 mm
ΔU	Spannungs-Differenz	7,4 V
Δt	Anstiegszeit	78 ns
R_G	Gate-Widerstand	8 Ω

Tabelle 3.1: Parameter der Störspannungs-Berechnung

$$v_{\text{stör}} = \frac{\mu_0 \cdot l}{2\pi} \ln \left(1 + \left(\frac{a}{d} \right)^2 \right) \cdot \frac{\Delta U}{\Delta t \cdot R_G} = 596 \text{ mV} \quad (3.1)$$

3.2 Anforderungserhebung

Die Anforderungen gegen das E-Mountainboard werden mit Hilfe der CONSENS[®]-Methode erhoben. Diese wird von der Smart Mechatronics GmbH zur systematischen Spezifikation von mechatronischen Systemen eingesetzt und am Institut für Systemtechnik geschult [12].

Den Ausgangspunkt der Produkthanforderung stellt die Umfeldmodellierung dar, welche für den Anwendungsfall des E-Mountainboards in Abbildung 3.4 dargestellt ist.

Das E-Mountainboard wird als Systemelement eingetragen. Systemelemente werden in blauer Farbe dargestellt, Umfeldmodelle erhalten eine gelbe Einfärbung. Verbindungen zwischen Elementen und deren Bedeutung sind der Legende der Abbildung 3.4 zu entnehmen.

Das E-Mountainboard ist mit den Umfeldelementen Fahrer, Umgebung, Untergrund sowie Ladegerät mit Energie-, Informations- und Störflüssen verknüpft.

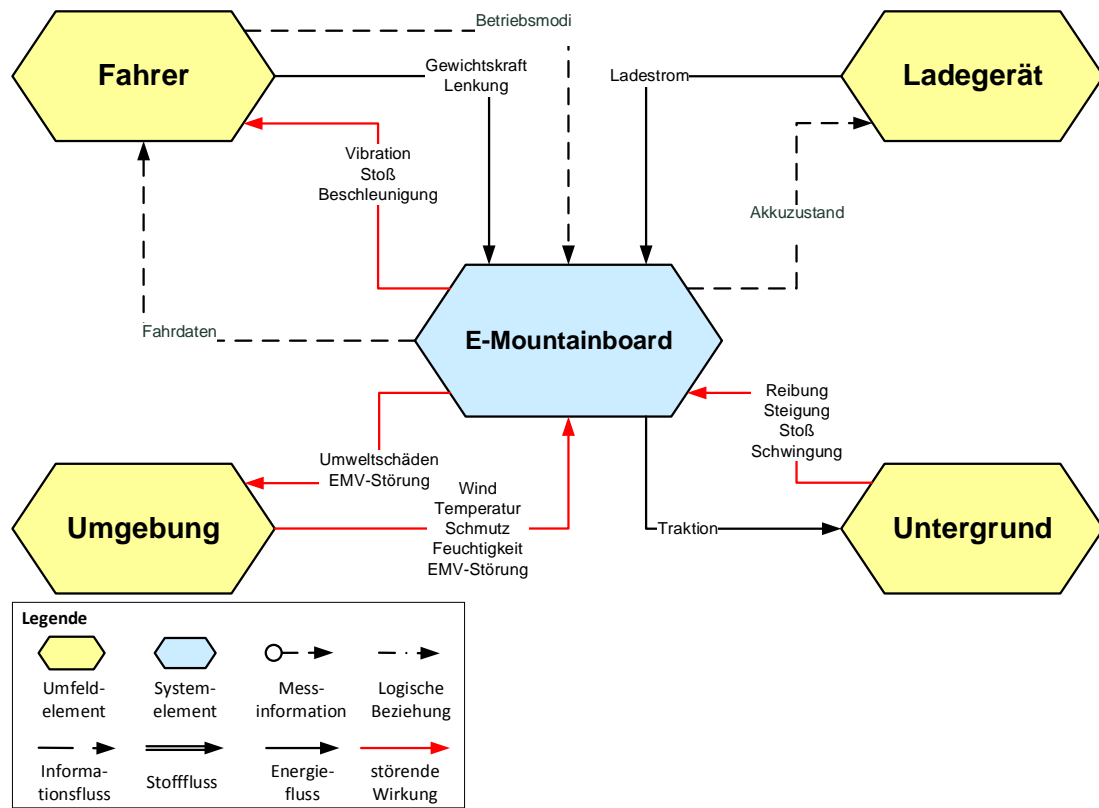


Abbildung 3.4: Umfeldmodell EpOS

Neben der Umfeldmodellierung werden zusätzlich Anwendungsszenarien (vgl. Anhang A.1.6) festgehalten, welche gemeinsam die Grundlage der Erstellung des Lastenhefts (vgl. Anhang A.1.1) und des Systementwurfs bilden.

Das Lastenheft beinhaltet Anforderungen, die durch den Verifikationsplan eindeutig verifizierbar sind. Die Beschreibung der Anforderungen sind, bis auf bewusst definierte Vorgaben des Auftraggebers, lösungsneutral gehalten, um den Systementwurf nicht einzuschränken.

Ausgehend von Umfeldmodell des Gesamtsystems und den Anforderungen wird die Abbildung 3.5 dargestellte Wirkstruktur der Elektronik des E-Mountainboard erstellt.

3 Konzeptionierung

Aus der vom Auftraggeber definierten Anforderung gegen das E-Mountainboard von vier angetriebenen Rädern sowie der geforderten Softwareentwicklung mittels modellbasiertem Verfahren, werden zwei identische Motorcontroller-Module eingesetzt. Die detaillierte Begründung der Wahl von zwei identischen Motorcontrollern ist in der begleitend zu dieser Arbeit erstellten Dokumentation der modellbasierten Entwicklung erläutert [1].

Um die Modularität der Motorcontroller sicherzustellen, sowie den Informationsaustausch zu gewährleisten, werden diese mit einem Anschluss für einen Datenbus versehen.

Ein zusätzliches Interfacemodul wird für die geforderten Funktionen des E-Mountainboards eingesetzt, um mit dem Fahrer zu interagieren, sowie Konfigurationsdaten und Geschwindigkeitsanforderungen an die Motorcontrollermodule zu senden.

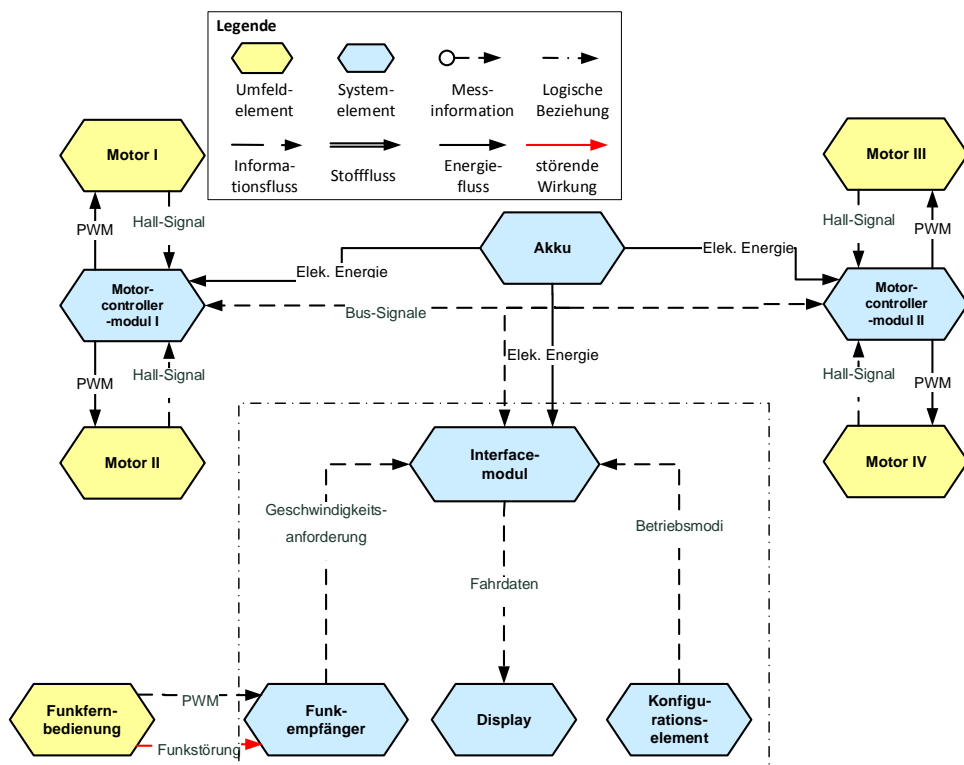


Abbildung 3.5: Wirkstruktur Elektronik EpOS

Abbildung 3.6 zeigt die entwickelte Wirkstruktur des Motorcontrollers. Die Umfellelemente des Wechselrichters sind der Akkumulator zur Spannungsversorgung, ein CAN-Bus als gewähltes störsicheres Bussystem zur Kommunikation mit weiteren Motorcontrollern und anderen angeschlossenen Modulen, sowie die Motoren zum Antrieb des E-Mountainboards.

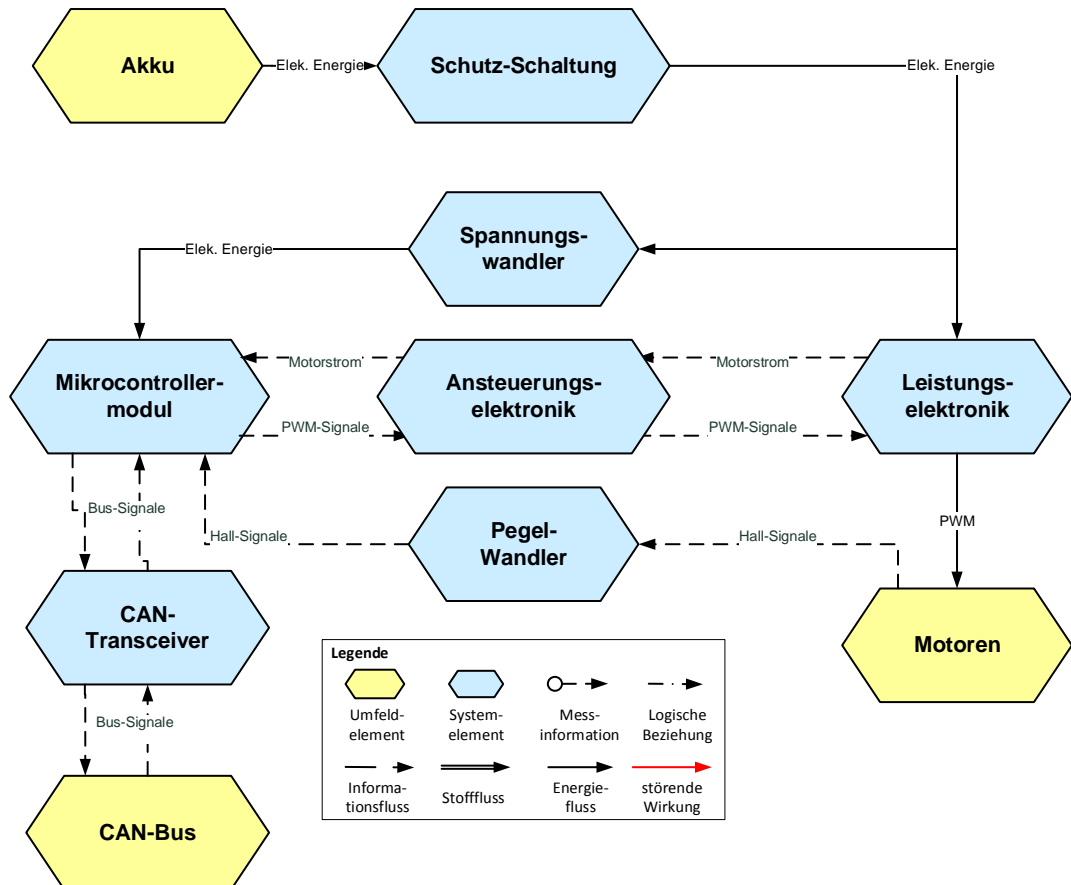


Abbildung 3.6: Wirkstruktur Motorcontroller

3.3 Systementwurf

Der Systementwurf des Motorcontrollers wird anhand der entwickelten Wirkstruktur des Motorcontrollers gemäß Abbildung 3.6 erstellt.

Abbildung 3.7 zeigt die funktionelle Planung des Motorcontroller-Moduls. Zwei Motoren sollen laut Lastenheft (Anhang A.1.2) unabhängig voneinander angesteuert und geregelt werden. Dazu werden zwei Gatetreiber eingesetzt, die jeweils eine Leistungsstufe treiben. Der angeschlossene Akkumulator wird mit Hilfe eines Bremswiderstandes vor unzulässig hohen Spannungen geschützt, sowie mit einem elektronischen Verpolungsschutz. Als Kommunikationsschnittstelle mit dem Interface-Modul und weiteren Motorcontrollern wird eine CAN-Bus-Schnittstelle implementiert.

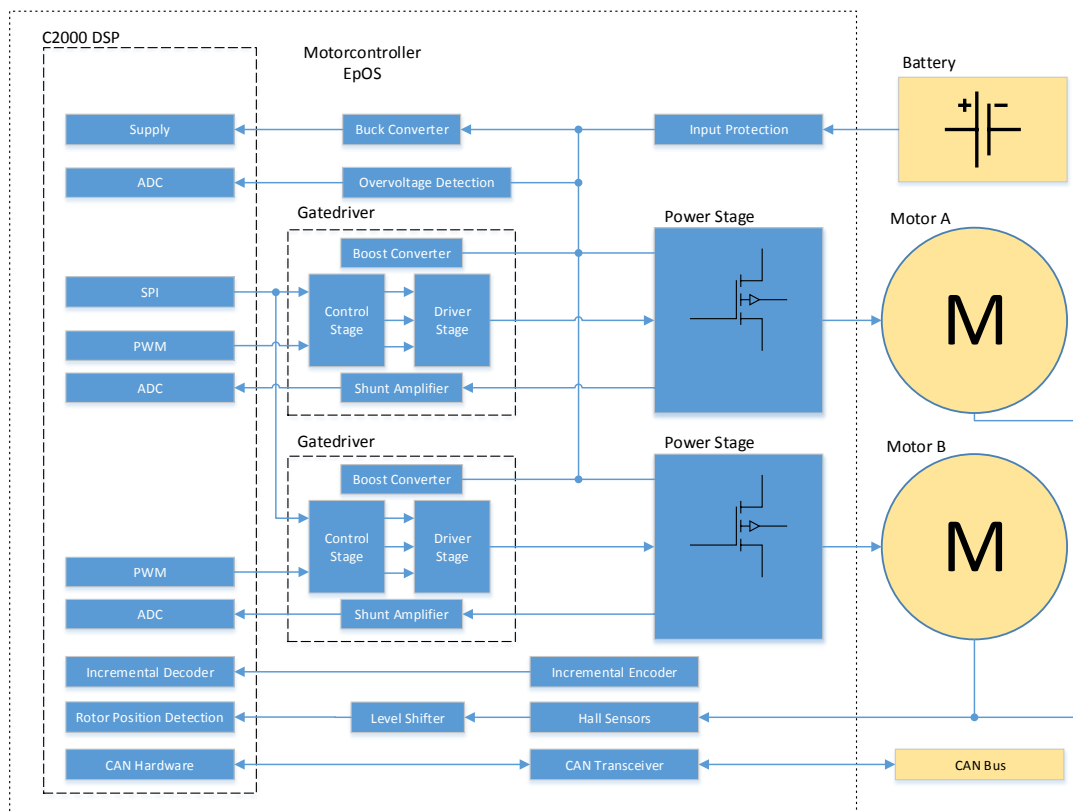


Abbildung 3.7: Funktionsdiagramm des Motorcontrollers

Im Zuge des Systementwurfs werden Teilfunktionen des Motorcontrollers mit Hilfe eines morphologischen Kastens entwickelt. Diese Methode beinhaltet eine ergebnisneutrale Gegenüberstellung von Lösungsvarianten einzelner Teilaufgaben. Tabelle 3.2 listet einige dieser Varianten auf, die beim Design des hier beschriebenen Motorcontrollers zur Auswahl stehen. Anschließend werden die gewählten Lösungen im Einzelnen beschrieben.

Funktion	Lösungsmöglichkeiten		
	Hall-Sensoren	Inkrementalgeber	sensorlos
Anschluss Leitungen	Schraubanschluss	Flachsteckverbinder	Lötanschluss
MOSFET	IRFS7531	IPB019	CSD1953
Schaltregler	integriert Gatetreiber	diskret	
Bremswiderstand	auf Leiterplatte	extern	
Lagenzahl	2	4	6

Tabelle 3.2: Gegenüberstellung möglicher Teilfunktions-Lösungen sowie gewählte Lösung

Die laut Lastenheft geforderten BLDC-Motoren (Brushless Directcurrent) sind vom Hersteller mit Hall-Sensoren bestückt. Dementsprechend stellt die Verwendung eines Hall-Interface zur Motorpositionserkennung eine einfach zu implementierende Lösung dar. Um den Wechselrichter flexibel einsetzen zu können, wird zusätzlich ein optionaler Anschluss für Inkrementalgeber vorgesehen. Diese können beim C2000 Mikrocontroller über eine vorhandene Hardwareschnittstelle eingebunden werden.

Extern angeschlossene Leistungsleitungen werden mit einer Schraube und einem Ringkabelschuh an der Leiterplatte befestigt, um im Gegensatz zu Flachsteckverbindungen niedrige Übergangswiderstände an den Kontakten sicherzustellen. Sie sind gleichzeitig besser zu warten als Lötverbindungen.

Die Auswahl der MOSFET wird in Abschnitt 3.4.3 detailliert beschrieben.

Für die Implementierung der Schaltregler kann zum einen die im Gatetreiber integrierte Variante und zum anderen eine diskrete Schaltung eingesetzt werden. Da der Gatetreiber im vorangegangenen Projekt ein zentrales Problem der Hardware darstellt, werden die zu erfüllenden Aufgaben separiert. Mit dem diskreten Aufbau soll ein möglicher Störeinfluss des Schaltreglers auf den Gatetreiber ausgeschlossen werden.

Der Bremswiderstand zur Leistungsabführung bei Überspannung kann entweder direkt auf der Leiterplatte montiert werden oder anderweitig platziert und über Leitungen mit der Leiterkarte verbunden werden. Es wird der externe Widerstand gewählt, um den Platzbedarf auf der Leiterkarte zu minimieren.

Die Lagenzahl der Leiterplatte nimmt Einfluss auf verschiedene Faktoren wie zum Beispiel die Konsistenz der Masse-Fläche und Abstand der Lagen zueinander [13]. Allerdings steigen mit der Lagenzahl auch die Herstellungskosten. Als Kompromiss zwischen Preis, Komplexität und Nutzen wird die Platine mit vier Lagen gewählt.

3.4 Komponentenentwurf

Dieser Abschnitt befasst sich mit der Planung und Konzeptionierung der Hauptkomponenten des Motorcontrollers. Die zentralen Komponenten stellen die Schaltregler zur Spannungswandlung, die Gatetreiber zur Ansteuerung der Leistungselektronik, die Leistungsstufe zum Ansteuern der Motoren sowie der Überspannungsschutz des Akkumulators dar.

3.4.1 Schaltregler

Zur Dimensionierung der Schaltregler müssen zunächst alle Verbraucher auf sämtlichen Spannungsebenen des Motorcontrollers identifiziert werden, um den benötigten Strom zu bemessen. In Abbildung 3.8 sind alle Komponenten schematisch in der jeweiligen Spannungsebene dargestellt.

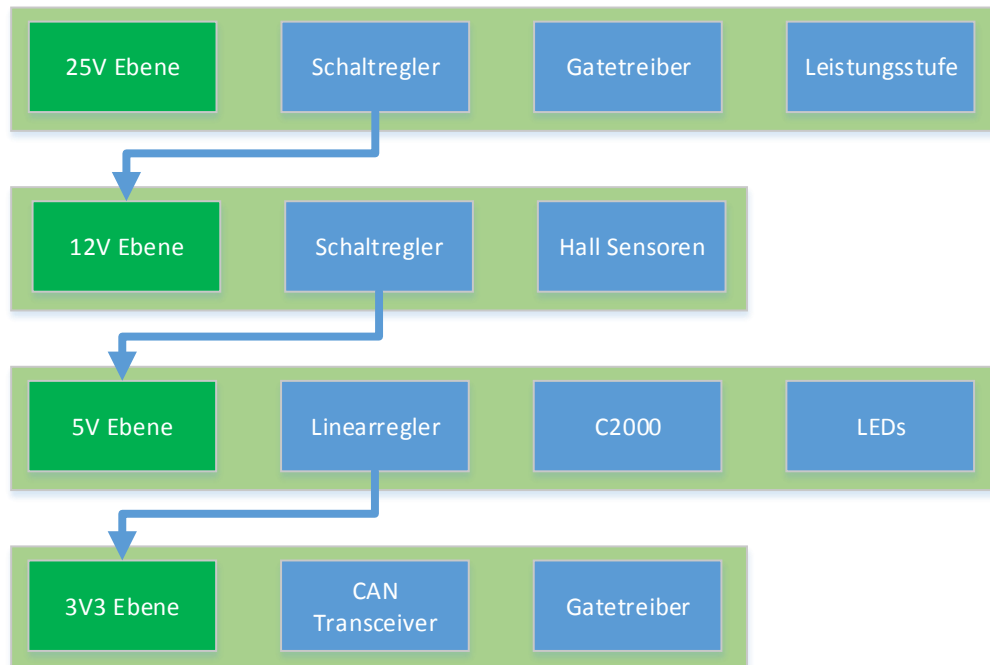


Abbildung 3.8: Spannungsebenen und Verbraucher des Motorcontrollermoduls

Unter Zuhilfenahme einer sogenannten „Worst-Case“-Analyse bezüglich der Stromaufnahme der einzelnen Komponenten lassen sich die Nennströme der Spannungswandler bestimmen [6].

Tabelle 3.3 stellt dazu eine Auflistung der Verbraucher und deren Stromaufnahme dar. Die Ströme sind mit den Nenndaten der entsprechenden Datenblätter bzw. mit aufgenommenen Messdaten eingetragen. Es wird eine Sicherheit von 20 % berücksichtigt.

Spannungsebene	Komponente	Strom
25 V	Motoren	40 A
25 V	Gatetreiber	100 mA
12 V	Hall Sensoren	50 mA
5 V	C2000 Mikrocontroller	350 mA
5 V	Anzeige LEDs	30 mA
3,3 V	CAN-Transceiver	42 mA
3,3 V	Gatetreiber SPI	10 mA

Tabelle 3.3: Stromaufnahme der Elemente des Motorcontrollers

Die Stromaufnahme auf der 25 V-Ebene ergibt sich zum einen aus dem Strom der beiden Motoren und zum anderen aus dem Versorgungsstrom der Ladungspumpe des Gatetreibers für die Highside-MOSFET.

Die Stromaufnahme der Hall-Sensoren ist auf der bestehenden Motorelektronik mit Hilfe eines Strommessgeräts gemessen.

Die Stromaufnahme des verwendeten C2000 Mikrocontrollers ist dem Datenblatt für eine Taktfrequenz von 90 MHz entnommen [14]. Als Anzeige-LEDs auf der 5 V-Ebene sind drei einzelne Elemente mit jeweils 10 mA eingeplant.

Der Strom des CAN-Transceivers ist ebenfalls dem Datenblatt entnommen, für den Zeitraum des Sendens einer Nachricht, welcher die maximale Stromaufnahme darstellt.

Die Stromaufnahme des Gatetreibers auf der 3,3 V-Ebene stellt die Aufnahme der SPI-Ausgangsstufe sowie die der internen Spannungsreferenz dar.

Tabelle 3.4 zeigt die drei Spannungswandler mit den dazugehörigen Ausgangsströmen und Eingangsströmen. Diese werden für die Auslegung der Spannungswandler benötigt. Für die Wandlung von 5 V auf 3,3 V wird ein Linearregler eingesetzt. Daher entspricht der Eingangsstrom dem Ausgangsstrom bzw. dem summierten Verbrauch der unteren Spannungsebene. Bei den Schaltreglern wird der Eingangsstrom über die Leistung bestimmt, wobei ein Wirkungsgrad von 85 % angenommen wird.

Spannungswandler	Strom Ausgang	Strom Eingang
5 V => 3,3 V	52 mA	52 mA
12 V => 5 V	484 mA	237,3 mA
22 V => 12 V	287,5 mA	162,2 mA

Tabelle 3.4: Eingangs- und Ausgangsströme der Spannungswandler

Bei der Auswahl des Schaltreglers steht vor allem ein kleiner Bauraum im Vordergrund. Deswegen fällt die Wahl auf den LT8609 von Linear Technology. Dieser synchrone Schaltregler, mit einer maximalen Schaltfrequenz von 2 MHz, kann bis zu 2 A bei einer maximalen Eingangsspannung von 42 V liefern. Als Linearregler wird der LP5907 im SOT-23 Gehäuse von Texas Instruments eingesetzt.

3.4.2 Gatetreiber

Als Gatetreiber wird der DRV8303 von Texas Instruments eingesetzt. Dieser entspricht von der Architektur dem im vorangegangenen Projekt eingesetzten DRV8301, ohne den integrierten Schaltregler und in einem kleineren Gehäuse. Die vereinfachte Funktionsweise ist in Abbildung 3.9 dargestellt. Der Mikrocontroller stellt Signale für die MOSFET mittels Pulsweiten-Modulation (PWM) sowie Konfigurationen über SPI. Der Gatetreiber steuert die MOSFET der Leistungsstufe an und verstärkt die Phasenströme, welche an den Controller übertragen werden. Zusätzlich detektiert der Gatetreiber Überstrom- und Fehlerzustände und zeigt diese über den nFAULT-Pin und nOCTW-Pin an.

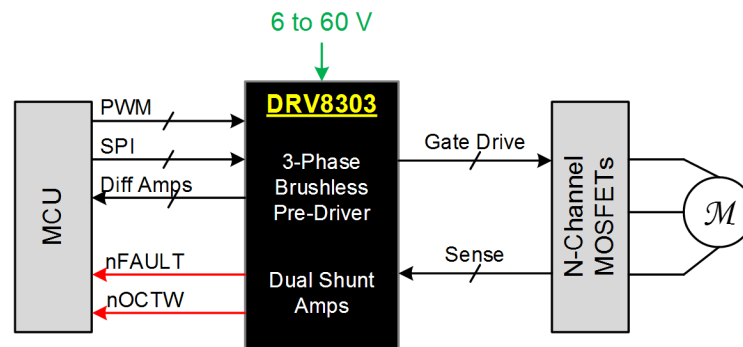


Abbildung 3.9: Vereinfachte Funktionsweise DRV8303 [11]

Um zu bestimmen, ob die ausgewählten MOSFET vom Gatetreiber angesteuert werden können, bietet das Datenblatt eine Formel zur Abschätzung gemäß Gleichung 3.2 [11]. Der maximal vom Treiber lieferbare Strom beträgt 30 mA. Die verwendete Gate-Ladung wird dem Datenblatt der MOSFET entnommen [15]. Die Schaltfrequenz beträgt 20 kHz.

$$I_{\text{eff}} = Q_G \cdot n_{\text{MOSFET}} \cdot f_{\text{SW}} = 118 \text{ nC} \cdot 6 \cdot 20 \text{ kHz} = 14,16 \text{ mA} \quad (3.2)$$

Da der eingeprägte Effektivstrom I_{eff} zur Ansteuerung kleiner als der maximal zulässige Ansteuerstrom ist, kann die Kombination aus MOSFET und Gatetreiber verwendet werden.

3.4.3 Leistungsstufe

Die Auswahl des optimalen MOSFET für die Leistungsstufe erfolgt über den Vergleich dreier MOSFET unterschiedlicher Hersteller.

Der IRFS7530 ist ein HexFETTM von IR, der IPB019N08N3 ein OptiMOSTM von Infineon und der CSD19536 ein NexFETTM von Texas Instruments. Im vorangegangenen Projekt wurde der CSD19536KCS verwendet. Tabelle 3.5 stellt die Parameter gegenüber, die zur Bestimmung der Schaltverluste benötigt werden (vgl. Abschnitt 2.1.2).

		MOSFET		
		IRFS7530	IPB019N08N3	CSD19536KCS
		International Rectifier	Infineon	Texas Instruments
Parameter	Q_G	354 nC	206 nC	153 nC
	Q_{GS}	62 nC	50 nC	37 nC
	Q_{GD}	73 nC	30 nC	17 nC
	R_{DSon}	1,4 mΩ	1,9 mΩ	3,5 mΩ

Tabelle 3.5: Vergleich der Parameter verschiedener MOSFET

Abbildung 3.10 stellt die am jeweiligen MOSFET-Typen entstehenden Gesamtverluste in Abhängigkeit des Effektivstroms dar. Die weiteren Parameter der Verlustrechnung wurden dem Datenblatt des DRV8301 entnommen, bzw. den erwarteten Werten im Betrieb. Diese Parameter sind in Tabelle 3.6 zusammengestellt.

Parameter	Beschreibung	Wert
I_G	Gate-Strom	1,7 A
V_{DS}	Versorgungs-Spannung	29,4 V
f_{sw}	Schaltfrequenz	20 kHz
V_{DR}	Gate-Spannung	10 V

Tabelle 3.6: Parameter der MOSFET-Verlustrechnung

Im Bereich bis ca. 5 A weist der CSD19536 aufgrund seiner geringen Gate-Ladung die niedrigsten Gesamtverluste auf. Zwischen 5 A und 30 A hat der MOSFET IPB019N08N3 die niedrigsten Gesamtverluste. Ab einem Strom von 30 A erzielt das Derivat von IR mit dem niedrigsten R_{DSon} die geringsten Gesamtverluste. Da der maximale Bemessungsstrom der Motoren 30 A beträgt, eignet sich der IPB019N08N3 am besten für den Einsatz in der Leistungsstufe.

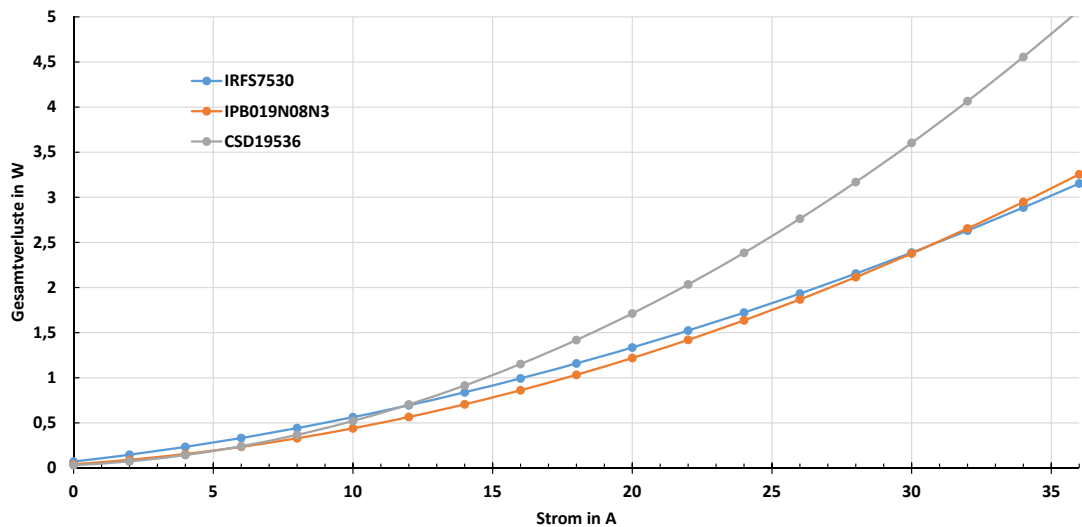


Abbildung 3.10: Gesamtverlustleistung P_{TOT} der jeweiligen MOSFET in Abhängigkeit des Effektivstroms I_{eff}

3.4.4 Überspannungsschutz

Zum Schutz des Akkumulators vor zu hohen Spannungen, die beim Bremsen des E-Mountainboards auftreten, wird auf dem Motorcontroller ein Überspannungsschutz implementiert. Dieser soll laut Lastenheft des Motorcontrollers (Anhang A.1.2) beim Überschreiten von 29,6 V einen Bremswiderstand zwischen den Batteripotentialen einschalten und erst nach Absinken der Batteriespannung auf 29,2 V abschalten.

Zur kontinuierlichen Überwachung der Versorgungsspannung wird der MC34161 von ON Semiconductor verwendet. Bei Beschaltung des Chips wie in Abbildung 3.11 bedarf es lediglich zwei externen Spannungsteilern zum Einstellen der beiden Schwellspannungen.

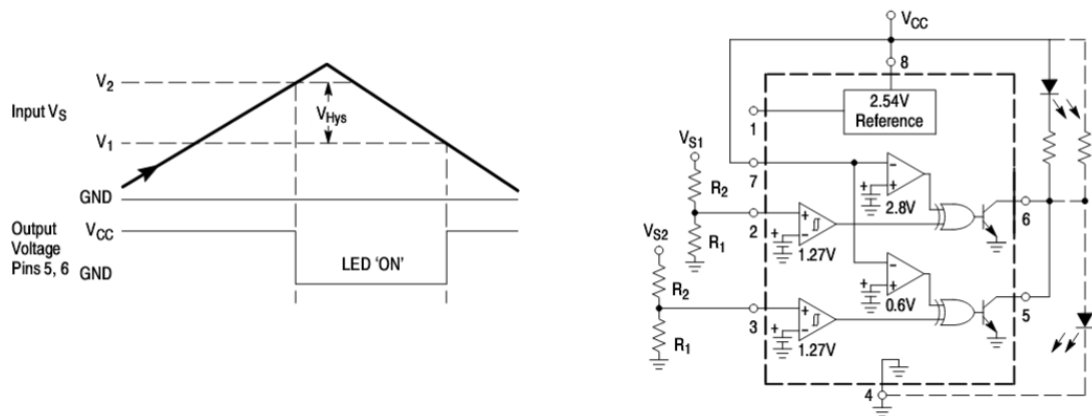


Abbildung 3.11: Verwendung MC34161 zur Überspannungserkennung [16]

Am Ausgang des Chips wird ein invertierender Gatetreiber eingesetzt, der einen MOSFET zum Schalten des Bremswiderstandes ansteuert. Als Treiber wird der TPS2816 von Texas Instruments im SOT-23-5 Gehäuse eingesetzt. Dieser besitzt einen internen Linearregler, sodass der Betrieb aus der Akkumulatorspannung möglich ist.

Als MOSFET zum Schalten des Widerstandes wird der CSD18532Q5B von Texas Instruments im SON-Gehäuse eingesetzt. Die Berechnung der Kombination aus Treiber und MOSFET ist detailliert in Anhang A.1.10 nachzuvollziehen.

4 Implementierung

Der gewählte Lagenaufbau für die Leiterplatte sieht vier Lagen vor. Die äußeren Kupfer-Lagen führen Signale, die inneren Lagen dienen zur Versorgung. Dabei verlaufen die Leiterbahnen auf der oberen Lage horizontal, während jene auf der unteren Lage vertikal geroutet werden. Dadurch ist ein effizientes Routing gewährleistet. [13]

Abbildung 4.1 zeigt den verwendeten Lagenaufbau für vierlagige Platinen vom Hersteller LEITON [17].

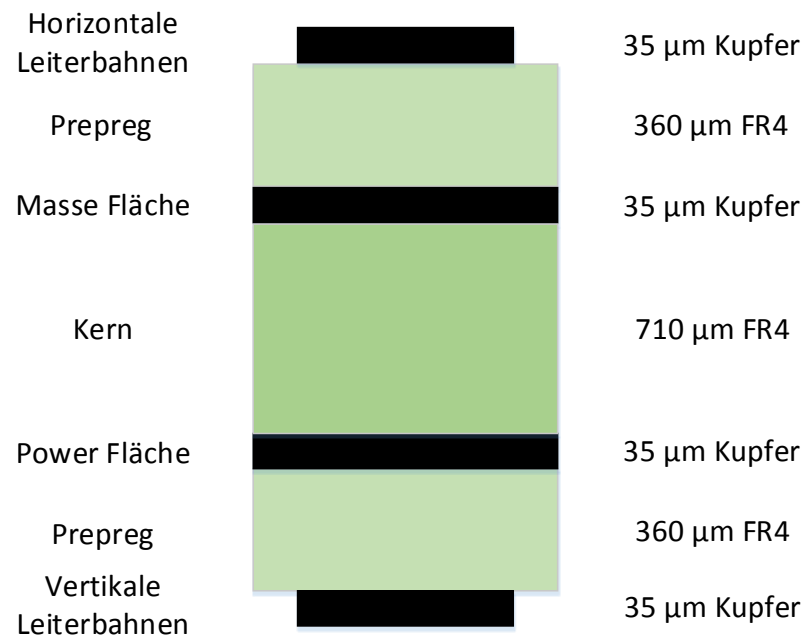


Abbildung 4.1: Verwendeter Lagenaufbau

Das Layout der Leiterkarte ist in verschiedene Sektionen aufgeteilt, welche in Abbildung 4.2 zur Anschauung markiert sind. Am oberen Rand der Leiterkarte befinden sich außen die beiden Leistungsstufen mit den Anschlüssen für die Motoren. Mittig angeordnet befindet sich die Einspeisung durch Stecker P_2 sowie die Schaltung für den Überspannungsschutz. Unterhalb der Leistungsstufen sind jeweils die Gatetreiber positioniert. Zwischen den Gatetreibern befinden sich die beiden Schaltregler-Baugruppen sowie der Linearregler. Die an den Seiten des Layouts markierten Bereiche, schließen die Hall-Inputs sowie den Anschluss der Inkrementalgeber ein. Am unteren Rand der Leiterkarte befindet sich der Steck-Sockel für den C2000 Mikrocontroller sowie das CAN-Interface. Der gesamte Schaltplan des Motorcontrollers befindet sich im Anhang A.1.3.

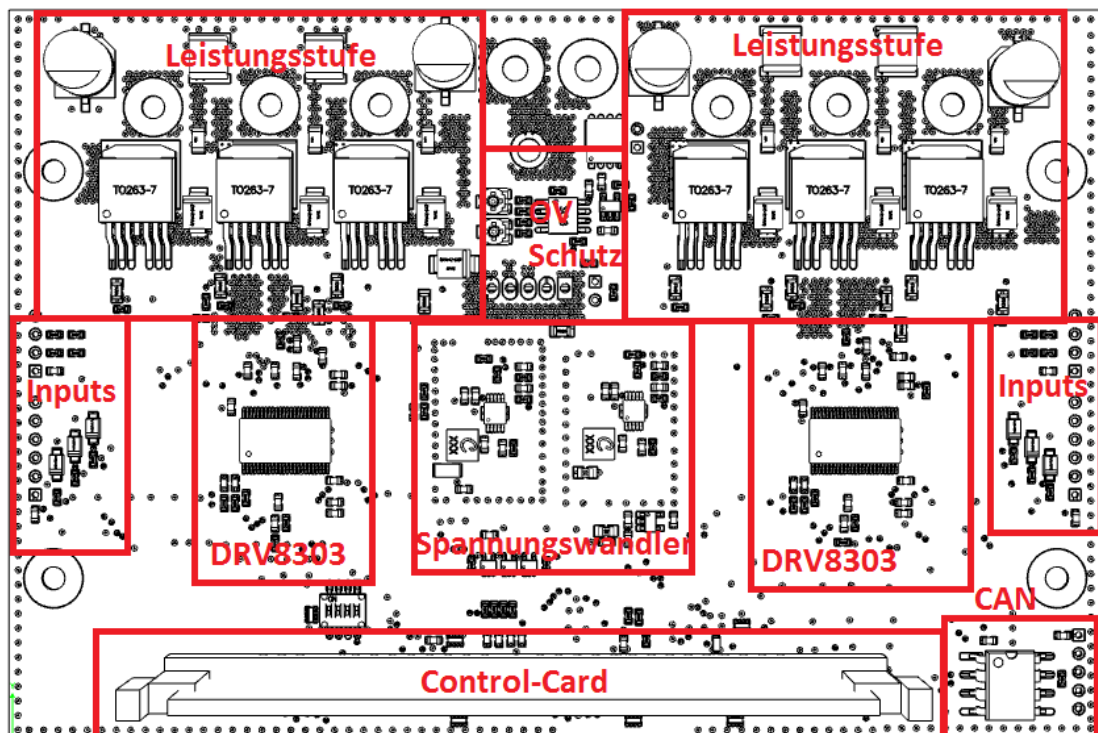


Abbildung 4.2: Sektionen des Layouts

4.1 Schaltregler

Die Auslegung der Schaltregler wird in diesem Abschnitt für den Wandler zur Versorgung der 5 V-Ebene beschrieben. Die Dimensionierung des Schaltreglers zur Bereitstellung der 12 V-Spannung wurde analog durchgeführt.

4.1.1 Bauteil Dimensionierung

Die Auswahl der Schaltfrequenz stellt einen Kompromiss zwischen Bauteilgröße und Effizienz des Schaltreglers dar [18]. Da besonders die physikalische Größe der Schaltung im Vordergrund steht, wird die maximal einstellbare Schaltfrequenz von 2 MHz eingestellt.

Zur Annäherung der benötigten Induktivität wird Formel 4.1 laut Datenblatt des LT8609 verwendet [18].

$$L = \frac{V_{\text{OUT}} + 0,25 \text{ V}}{f_{\text{SW}}} = \frac{5,25 \text{ V}}{20 \text{ kHz}} = 2,65 \text{ }\mu\text{H} \quad (4.1)$$

Die Wahl der Induktivität aufgrund dieser Näherung fällt auf eine Spule von Coilcraft, mit einer Induktivität von 2,2 μH und einem bemessenen Sättigungsstrom von 3,1 A.

Zur Bestimmung des auftretenden Ripple-Stroms ΔI_L wird Formel 4.2 verwendet [18].

$$\Delta I_L = \frac{V_{\text{OUT}}}{L \cdot f_{\text{SW}}} \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}}\right) = \frac{5 \text{ V}}{2,2 \text{ }\mu\text{H} \cdot 20 \text{ kHz}} \left(1 - \frac{5 \text{ V}}{12 \text{ V}}\right) = 0,843 \text{ A} \quad (4.2)$$

Um die magnetischen Verluste innerhalb der Spule so gering wie möglich zu halten, muss der maximal auftretende Spulenstrom kleiner als der Sättigungsstrom der Spule sein [18]. Der maximale Spulenstrom $I_{L(\text{PEAK})}$ entspricht der Summe aus Nenn-Ausgangsstrom I_{OUT} sowie dem halben Ripple-Strom ΔI_L [18].

Die Berechnung des maximalen Spulenstroms $I_{L(\text{PEAK})}$ erfolgt gemäß Formel 4.3:

$$I_{L(\text{PEAK})} = I_{\text{OUT}} + \frac{\Delta I_L}{2} = 584 \text{ mA} + 843 \text{ mA} = 1,43 \text{ A} \quad (4.3)$$

Da der Spitzenstrom von 1,43 A kleiner ist als der bemessene Sättigungsstrom der Spule von 3,1 A, kann die ausgewählte Spule mit dem LT8609 verwendet werden.

Die Ausgangskapazität des Schaltreglers wird gemäß Formel 4.4 approximiert [18]. Für die 5 V-Versorgung ergibt sich demnach eine minimale Ausgangskapazität von 10 μF . Um eine geringe Ripple-Spannung zu gewährleisten, wird ein 10 μF -Keramikkondensator sowie ein 4,7 μF -Keramikkondensator am Ausgang des Schaltreglers platziert.

$$C_{\text{OUT}} = \frac{100}{V_{\text{OUT}} \cdot f_{\text{SW}}} = \frac{100 \text{ (A)}}{5 \text{ V} \cdot 2 \text{ MHz}} = 10 \text{ } \mu\text{F} \quad (4.4)$$

Die Ausgangsspannung wird über einen Spannungsteiler am Feedback-Pin über die Widerstände R_7 und R_9 eingestellt. Die Berechnung des Spannungsteilers erfolgt gemäß Formel 4.5, welche dem Datenblatt des Schaltreglers entnommen ist [18].

Für eine Ausgangsspannung von 5 V ergibt sich bei einem gewählten Widerstandswert für R_7 von 100 k Ω für R_9 ein Wert von 18,7 k Ω .

$$R_9 = \frac{R_7}{\left(\frac{V_{\text{OUT}}}{0,782 \text{ V}} - 1\right)} = \frac{100 \text{ k}\Omega}{\left(\frac{5 \text{ V}}{0,782 \text{ V}} - 1\right)} = 18,7 \text{ k}\Omega \quad (4.5)$$

4.1.2 Schaltplan und Layout

Anhand der berechneten Parameter ergibt sich die Beschaltung des LT8609-Chips gemäß Abbildung 4.3.

Die Größe des Widerstands R_8 bestimmt die Schaltfrequenz des Schaltreglers. Zur Festlegung der definierten Schaltfrequenz von 2 MHz muss ein Widerstand mit 18,2 k Ω vom RT-Pin gegen Masse geschaltet werden. [18]

Der Kondensator C_{12} dient zur Glättung der internen Referenz-Spannung und ist laut Datenblatt mit 1 μ F zu bemessen.

Kondensator C_{13} am TR/SS-Pin bewirkt einen Soft-Start mit dem hohe Einschaltströme auf der Versorgungsseite durch die Leitungsinduktivität unterdrückt werden können. [18]

Wird der SYNCH-Pin gegen Masse geschaltet, arbeitet der LM8609 im Burst-Mode, welcher ein effizientes Schaltverhalten bei niedrigen Strömen sicherstellt [18].

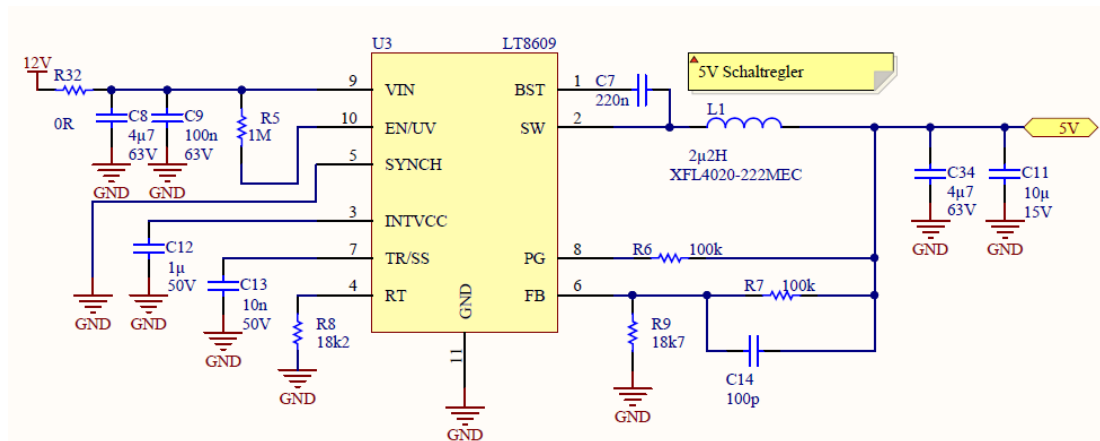


Abbildung 4.3: Implementierter Schaltplan des LT8609 zur 5 V-Versorgung

Abbildung 4.4 zeigt das erstellte Layout des Schaltreglers, sowie die räumliche Darstellung auf der Leiterplatte.

Die kritische Masche des erstellten Layouts ist in roter Farbe in die räumliche Darstellung eingezeichnet. Bedingt durch die Integration der beiden schaltenden MOSFET in das MSOP-10 Gehäuse des LT8609-Schaltreglers, lässt sich die Größe des Hot Loop auf eine Fläche von ca. 5 mm² begrenzen. Diese schließt sich über die Eingangskondensatoren, den VIN-Pin des Schaltreglers sowie das gegen Masse geschaltete Pad auf der Gehäuse-Unterseite des LT8609.

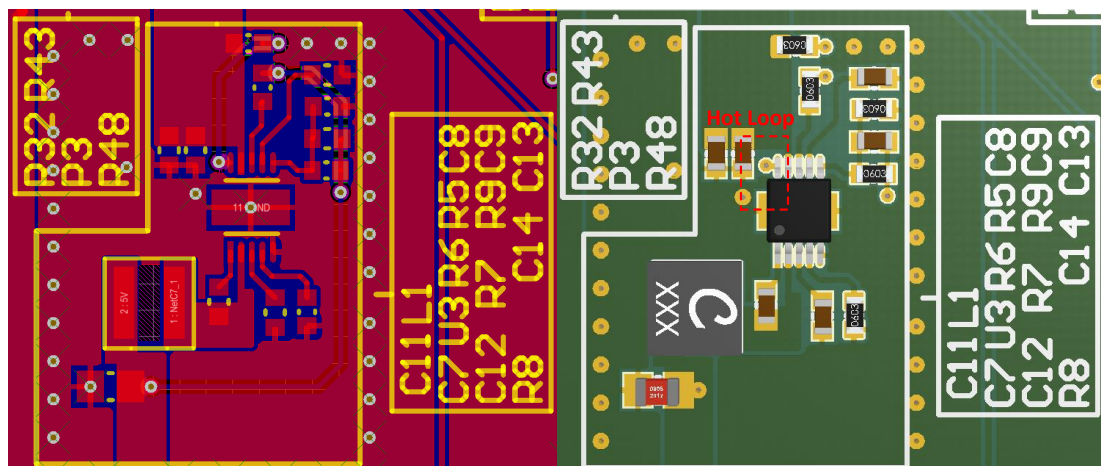


Abbildung 4.4: Implementiertes Layout sowie räumliche Darstellung des 5 V-Schaltreglers mit eingezeichnetem Hot Loop

4.2 Gatetreiber

In diesem Abschnitt wird die Konfiguration des Gatetreibers DRV8303 beschrieben, sowie das erstellte Layout auf der Leiterplatte.

4.2.1 Auslegung Messshunts

Die Berechnung der Ausgangsspannung V_0 des Operationsverstärkers zur Strommessung erfolgt gemäß Gleichung 4.6 [11]. Als Referenz-Spannung V_{REF} werden 3,3 V an den REF-Pin angelegt. SN_x und SP_x stellen die Potentiale an den beiden Eingang-Pins dar.

Der Verstärkungsfaktor G zur Anpassung des Messbereichs ist über das SPI-Interface auf 10, 20, 40 oder $80 \frac{\text{V}}{\text{V}}$ einzustellen.

$$V_0 = \frac{V_{\text{REF}}}{2} - G \cdot (SN_x - SP_x) \quad (4.6)$$

Unter Verwendung der in Tabelle 4.1 aufgeführten Parameter, lässt sich der maximal zulässige Spannungsabfall am Messshunt V_{Smax} gemäß Formel 4.7 bestimmen.

Parameter	Beschreibung	Wert
V_0	Maximale Ausgangsspannung	3,3 V
V_{REF}	Referenz-Spannung	3,3 V
G	Verstärkungsfaktor	$40 \frac{\text{V}}{\text{V}}$
R_{SHUNT}	Shunt-Widerstand	500 $\mu\Omega$

Tabelle 4.1: Parameter der Operationsverstärker-Einstellungen des DRV8303

$$V_{\text{Smax}} = |(SN_x - SP_x)|_{\text{max}} = \frac{V_0 - \frac{V_{\text{REF}}}{2}}{G} = 41,25 \text{ mV} \quad (4.7)$$

Aus dem maximalen Spannungsabfall V_{Smax} und einem bemessenen Widerstandswert R_{SHUNT} von 500 $\mu\Omega$ folgt aus Gleichung 4.8 der maximal messbare Strom von 82,5 A.

$$I_{\max} = \frac{V_{S\max}}{R_{SHUNT}} = \frac{41,25 \text{ mV}}{500 \text{ } \mu\Omega} = 82,5 \text{ A} \quad (4.8)$$

Anhand der berechneten Parameter wird der WSLP4026 vom Hersteller VISHAY als Messshunt ausgewählt. Dieser hat den gewählten Widerstand und weist eine Leistungsbemessung von 5 W auf [19].

Der maximal zulässige Effektivstrom über den Messshunt berechnet sich gemäß Gleichung 4.9.

$$I_{\text{eff}(\max)} = \sqrt{\frac{P}{R}} = \sqrt{\frac{5 \text{ W}}{500 \text{ } \mu\Omega}} = 141,5 \text{ A} \quad (4.9)$$

Da der maximale Effektivstrom größer als der in der Applikation auftretende Strom $I_{\text{eff}(\max)}$ ist, kann der ausgewählte Shunt in der Anwendung genutzt werden.

4.2.2 Überstrom-Detektierung

Zum Schutz der Endstufe vor Schäden durch zu hohen Strömen, ist im DRV8303 eine Messung der Drain-Source-Spannung v_{DS} der einzelnen MOSFET implementiert. Durch das kontinuierliche Vergleichen der gemessenen Spannung mit einer eingestellten Referenzspannung $V_{DS\max}$, kann aufgrund des bekannten Durchgangswiderstandes R_{DSon} der momentane Drain-Source-Strom i_{DS} bestimmt werden.

Gemäß Formel 4.10 wird die Referenzspannung für einen einzustellenden Überstrom von 82,5 A für den maximalen Durchgangswiderstandes der MOSFET bei einer gewählten zulässigen Temperatur von 100 °C berechnet [11, 15]. Da der Durchgangswiderstandes R_{DSon} eines MOSFET von seiner Temperatur abhängt, ist auch der eingestellte Überstrom von der Temperatur des MOSFET abhängig.

$$OC_ADJ_SET = V_{DS\max} = I_{OC} \cdot R_{DSon} = 82,5 \text{ A} \cdot 2,55 \text{ m}\Omega = 0,210 \text{ V} \quad (4.10)$$

Tabelle 4.2 zeigt die einstellbaren Vergleichsspannungen für die Überstromerkennung. Die beste Annäherung an den berechneten Wert ist durch die Wahl des Wertes für V_{DSmax} von 0,197 V gegeben.

Control Bit (D6–D10) (0xH)	0	1	2	3	4	5	6	7
Vds (V)	0.060	0.068	0.076	0.086	0.097	0.109	0.123	0.138
Control Bit (D6–D10) (0xH)	8	9	10	11	12	13	14	15
Vds (V)	0.155	0.175	0.197	0.222	0.250	0.282	0.317	0.358
Control Bit (D6–D10) (0xH)	16	17	18	19	20	21	22	23
Vds (V)	0.403	0.454	0.511	0.576	0.648	0.730	0.822	0.926
Code Number (0xH)	24	25	26	27	28	29	30	31
Vds (V)	1.043	1.175	1.324	1.491	1.679 ⁽¹⁾	1.892 ⁽¹⁾	2.131 ⁽¹⁾	2.400 ⁽¹⁾

Tabelle 4.2: Einstellbare Überstrom-Referenzspannungen des DRV8303 [11]

4.2.3 Programmierung

Zur Parametrierung des Gatetreibers mit den berechneten Einstellungen besitzt der DRV8303 zwei Kontroll-Register, die sich über SPI programmieren lassen. Das Control Register 1 beinhaltet die Überspannungs-Einstellungen, den PWM-Modus sowie den maximalen Gate-Strom.

Konfigurationen bezüglich des Gains und der Fehlerdetektierung lassen sich über das Control Register 2 einstellen.

Das SPI-Datenformat besteht aus einem 16-Bit Wort, welches sich aus einem Bit zum lesen/schreiben, 4 Adress-Bits sowie 11 Daten-Bits zusammensetzt.

Tabelle 4.3 zeigt die SPI-Daten, welche zur Parametrierung des Gatetreiber-Chips in das Programm des C2000 eingebettet werden.

	Control Register 1	Control Register 2
Adresse	0x02	0x03
SPI-Lesen	0x9200	0x9800
SPI-Schreiben	0x1280	0x1808

Tabelle 4.3: SPI-Konfiguration des DRV8303

4.2.4 Layout

In Abbildung 4.5 ist das implementierte Layout sowie die räumliche Darstellung des DRV8303 dargestellt.

Zur Erstellung des Layouts des zweiten Gatetreibers wird die Snippet-Funktion des Altium Designers genutzt, welche es erlaubt, eine Schaltung beliebig oft zu kopieren.

Aufgrund der auftretenden Probleme mit dem Gatetreiber im vorangegangenen Projekt, wird bei der Anordnung der Bauteile besonders auf die Empfehlungen im Datenblatt geachtet [11, 2].

Die gemessene maximale gemeinsame Koppellänge der Gateleitung und des Phasenanschlusses beträgt 10 mm. Im Vergleich zum Layout des vorangegangenen Projektes stellt dies eine reduzierte Länge um ca. den Faktor 10 dar. Dies ist vor allem durch die Nutzung des diskreten Schaltregler bedingt.

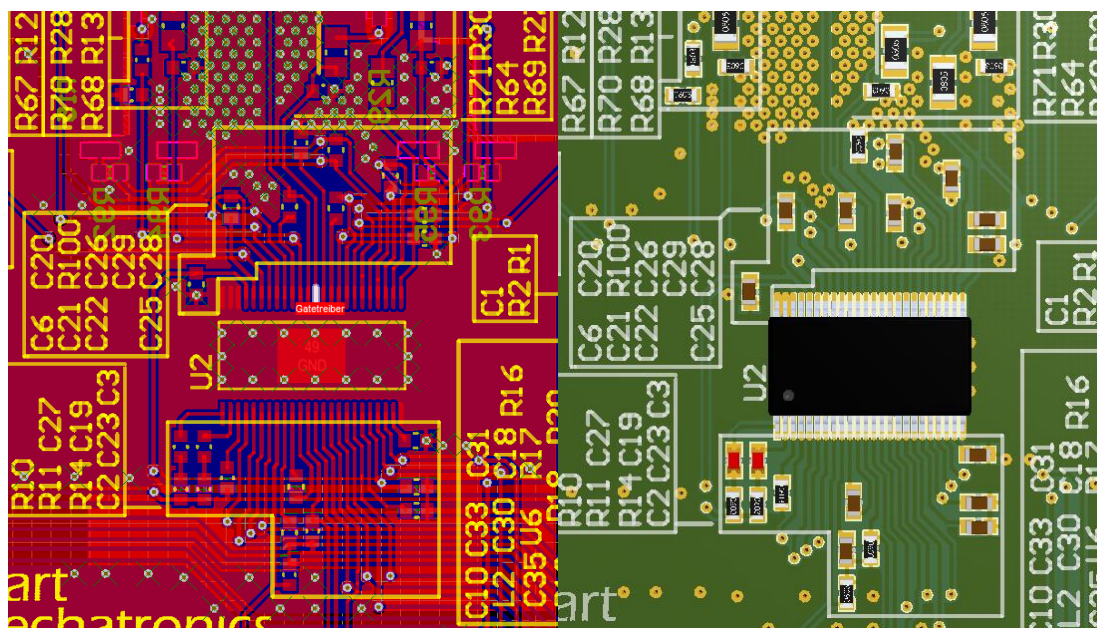


Abbildung 4.5: Layout sowie räumliche Darstellung des DRV8303 Gatetreibers

4.3 Leistungsstufe

Die Implementierung der Leistungsstufe beschreibt die Dimensionierung aller für die Leistungselektronik relevanten Elemente sowie die daraus erstellten Schaltpläne und das Layout auf der Leiterplatte.

4.3.1 Gate-Vorwiderstände

Um den maximal zulässigen Gatetreiber-Strom nicht zu überschreiten, ist ein Widerstand zur Begrenzung notwendig. Das Datenblatt des DRV8303 gibt einen maximal zulässigen bzw. lieferbaren Gate-Strom von 2,3 A an [11]. Um zu verhindern, dass ein größerer Strom fließt, wird mit Formel 4.11 der benötigte Vorwiderstand R_V für das MOSFET-Gate berechnet. Tabelle 4.4 stellt die in der Rechnung verwendeten Parameter dar [11, 15].

Parameter	Beschreibung	Wert
I_G	Maximaler Gatestrom	2,3 A
V_{DR}	Gate-Versorgungsspannung	10 V
R_G	Gate-Widerstand MOSFET	2,7 Ω

Tabelle 4.4: Parameter der Vorwiderstandsberechnung

$$R_V = \frac{I_G}{V_{DR}} - R_G = 1,65 \Omega \quad (4.11)$$

4.3.2 Bus-Kondensatoren

Zur Dimensionierung der Bus-Kapazität für die Endstufe wird in Quelle [20] Formel 4.12 hergeleitet.

Diese Kapazität ist notwendig, um die Leistungsstufe von der durch die Zuleitung der Spannungsversorgung hervorgerufene Induktivität zu entkoppeln [20].

Die zur Berechnung der Kapazität verwendeten Parameter sind in Tabelle 4.5 festgehalten.

Als Ripple-Spannung V_{ripple} ist eine Spannungs-Schwankung von maximal 1 % laut Lastenheft zulässig (vgl. Anhang A.1.2).

Die Angabe der Motor-Induktivität wird aus dem Datenblatt der verwendeten Motoren entnommen [21]. Die Schaltfrequenz f_{SW} der Motoransteuerung beträgt 20 kHz.

Gemäß Formel 4.12 ergibt sich eine minimale Bus-Kapazität pro Leistungsstufe von ca. 100 μF .

Parameter	Beschreibung	Wert
V_{IN}	Maximale Eingangsspannung	29,4 V
L	Motor-Induktivität	76,5 μH
V_{ripple}	Zulässige Ripple-Spannung	0,294 V
f_{SW}	Schaltfrequenz	20 kHz

Tabelle 4.5: Parameter der Bus-Kondensator-Berechnung

$$C_{\text{BUS}} = \frac{V_{\text{IN}}}{32 \cdot L \cdot V_{\text{ripple}} \cdot f_{\text{SW}}^2} = 102 \mu\text{F} \quad (4.12)$$

Um zu gewährleisten, dass die geforderte maximale Ripple-Spannung eingehalten wird, werden jeweils zwei 100 μF Elektrolyt-Kondensatoren pro Endstufe eingesetzt.

4.3.3 Schaltplan und Layout

Abbildung 4.6 zeigt den Schaltplanausschnitt einer der Leistungsstufen. Die verwendeten Bus-Kondensatoren sind direkt an der Versorgungsspannung angeschlossen. Die Motorphasen werden an die Stecker J1, J2 und J3 angeschlossen.

Als ein Ergebnis des Schaltplan-Reviews, welches zusammen mit der Smart Mechatronics GmbH durchgeführt wurde (vgl. Anhang A.1.4), sind 10 k Ω Pulldown-Widerstände an den Gates der MOSFET implementiert, um im Fehlerfall des Gatetreibers ein Abschalten der MOSFET zu gewährleisten.

Ein weiteres Ergebnis sind die Tiefpassfilter in den Shunt-Spannungsmessungen. Durch die Vorgabe im Datenblatt des DRV8303 über den zu implementierenden 1 nF Kondensator, wird zur Einstellung einer gewählten Grenzfrequenz von 1 MHz ein 8,2 kΩ Serien-Widerstand gewählt [11].

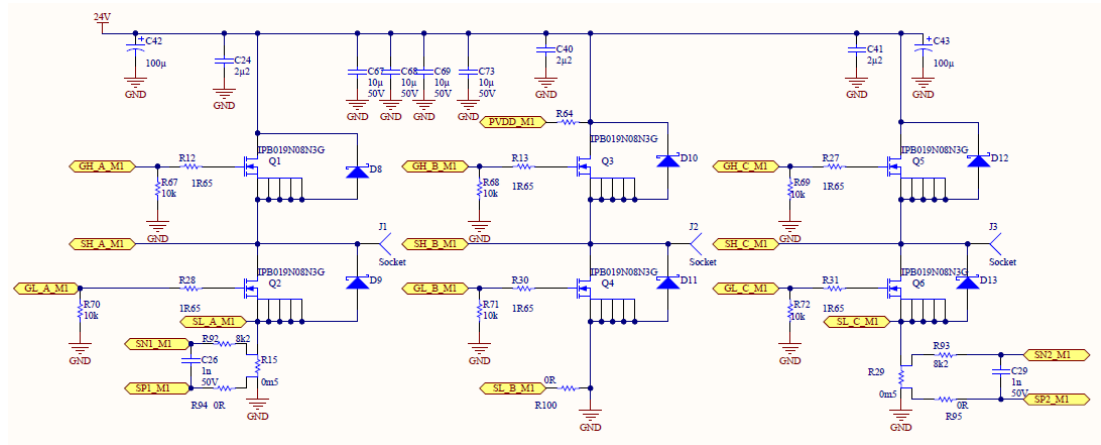


Abbildung 4.6: Schaltplanausschnitt Leistungsstufe

Das aus dem Schaltplan erstellte Layout sowie die räumliche Darstellung der Endstufe sind in Abbildung 4.7 dargestellt. Die Anordnung der Bauteile lehnt sich an das empfohlene Layout des DRV8303 Datenblatts an, besonders im Hinblick auf Spannungsabgriffe zur Messung der Drain-Source-Spannung v_{DS} der MOSFET.

Die Highside-MOSFET befinden sich auf der oberen Lage (in rot dargestellt) und sind mit dem Drain-Anschluss auf eine Fläche mit der Versorgungsspannung gelötet. Die Source-Pins sind über Vias mit den Drain-Anschlüssen der Lowside-MOSFET auf der Leiterplatten-Rückseite sowie mit dem Phasenanschluss der Motoren verbunden. Die Verbindung von Phasenanschlüssen und MOSFET befindet sich auf der unteren Lage sowie auf der Power-Lage. Durch Verwendung von zwei Lagen kann die Stromerwärmung minimiert werden, da sich der leitende Querschnitt verdoppelt.

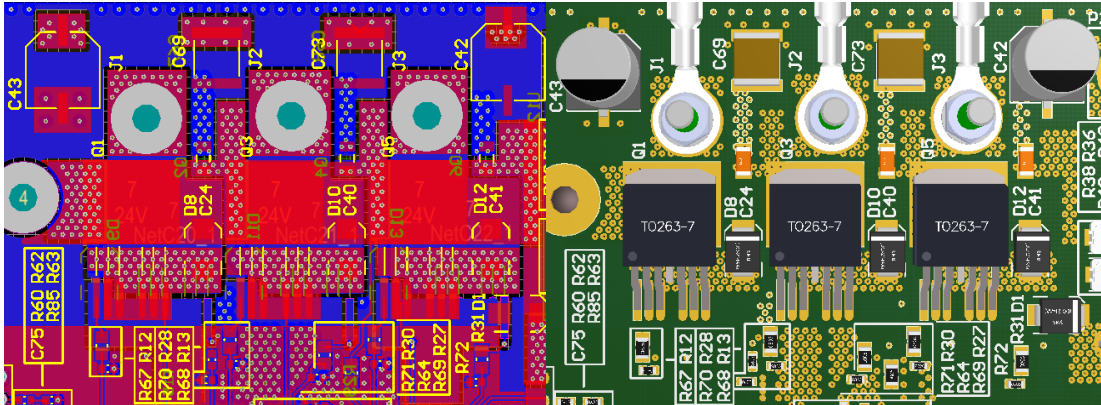


Abbildung 4.7: Layout der Endstufe

Um an den Phasen entstehende hochfrequente Störspannungen abzuführen, werden die $2,2 \mu\text{F}$ -Keramik-Kondensatoren so nah wie möglich an den MOSFET platziert.

Die vier $10 \mu\text{F}$ -Keramik-Kondensatoren sind zwischen den Phasenanschlüssen positioniert um Ripple-Ströme für die Leistungsstufe bereitzustellen.

Die beiden $100 \mu\text{F}$ -Elektrolyt-Kondensatoren sind räumlich außerhalb der Endstufe angeordnet, um auftretende Spannungsschwankungen zu minimieren. [22]

4.4 Überspannungsschutz

Zur Einstellung der beidem im Lastenheft geforderten Schaltschwellen für den Schutz der Batterie vor Überspannung, werden zwei Spannungsteiler verwendet [16].

4.4.1 Parametrierung

Um die nötige Eingangsspannungen V_{th} an den Komparator-Eingängen zu erzeugen, werden die Spannungsteiler gemäß den Angaben des Datenblatts berechnet. Formel 4.13 zeigt die nach dem unteren Widerstand des Spannungsteilers R_{40} umgestellte Gleichung.

In der Berechnung wird der Widerstandswert des Potentiometers R_{36} mit der Hälfte seines gewählten Nennwertes bemessen, um während der Inbetriebnahme der Schaltung die Auslöse-Spannung einstellen zu können.

Widerstand R_{39} wird mit $20\text{ k}\Omega$ bemessen. Die Spannung V_2 stellt die gewählte Auslöse-Spannung von $29,6\text{ V}$ dar.

$$R_{40} = \frac{R_{36} + R_{39}}{\frac{V_2}{V_{th}} - 1} = \frac{2,5\text{ k}\Omega + 20\text{ k}\Omega}{\frac{29,6\text{ V}}{1,27\text{ V}} - 1} = 1\text{ k}\Omega \quad (4.13)$$

4.4.2 Schaltplan

In Abbildung 4.8 ist ein Ausschnitt aus dem Schaltplan des Projektes gezeigt, in dem der MC3416 mit seiner Beschaltung dargestellt ist. Im linken eingegrenzten Bereich sind die beiden Spannungsteiler angeordnet.

Der Mode-Pin des Chips ist gegen die Versorgungsspannung geschaltet, um den Chip zur Überspannungserkennung zu verwenden.

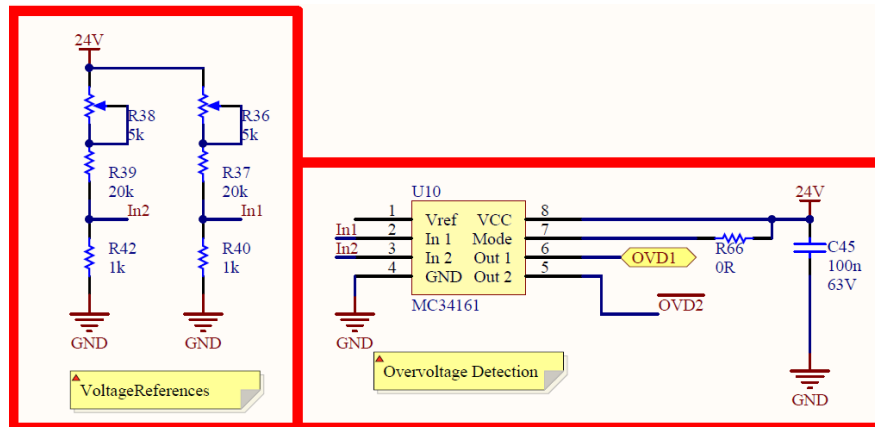


Abbildung 4.8: Schaltplan der Überspannungs-Detektierung mittels MC34161

Der Out1-Pin ist über einen Serienwiderstand mit einem GPIO-Pin des Mikrocontrollers verbunden, um in der Software auf die Detektierung reagieren zu können. Der Out2-Pin ist mit dem Input-Pin des invertierenden Gatetreiber TPS2816 verbunden. Da es sich bei den Pins um „Open-Collector“-Ausgänge handelt, ist ein Pullup-Widerstand nötig.

In Abbildung 4.9 ist ein Schaltplan-Ausschnitt mit dem invertierenden Gatetreiber TPS2816 und dem MOSFET zum Schalten des Bremswiderstands dargestellt. Der Eingang des Gatetreiber ist mit dem Ausgang des MC3416 verbunden sowie mit einem Pullup-Widerstand.

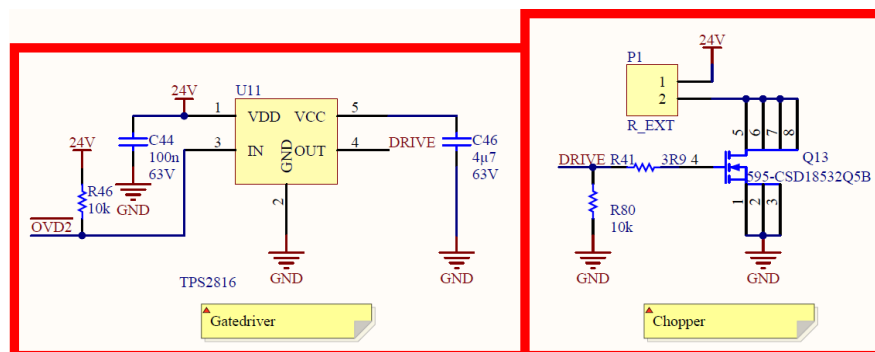


Abbildung 4.9: Schaltplan des Bremswiderstands sowie der Ansteuerung

4.4.3 Layout

Der geplante Aufbau der Überspannungserkennung auf der Leiterkarte sowie die dazugehörige räumliche Darstellung sind in Abbildung 4.10 dargestellt.

Die Potentiometer R_{36} und R_{38} sind direkt an die Versorgung angeschlossen. Der MC34161-Chip ist mit seiner Beschaltung zwischen den Spannungsteilern und dem Gatetreiber-Chip angeordnet. Oberhalb ist der MOSFET Q_{13} zu erkennen, der den an Stecker P_1 angeschlossenen Bremswiderstand schaltet.

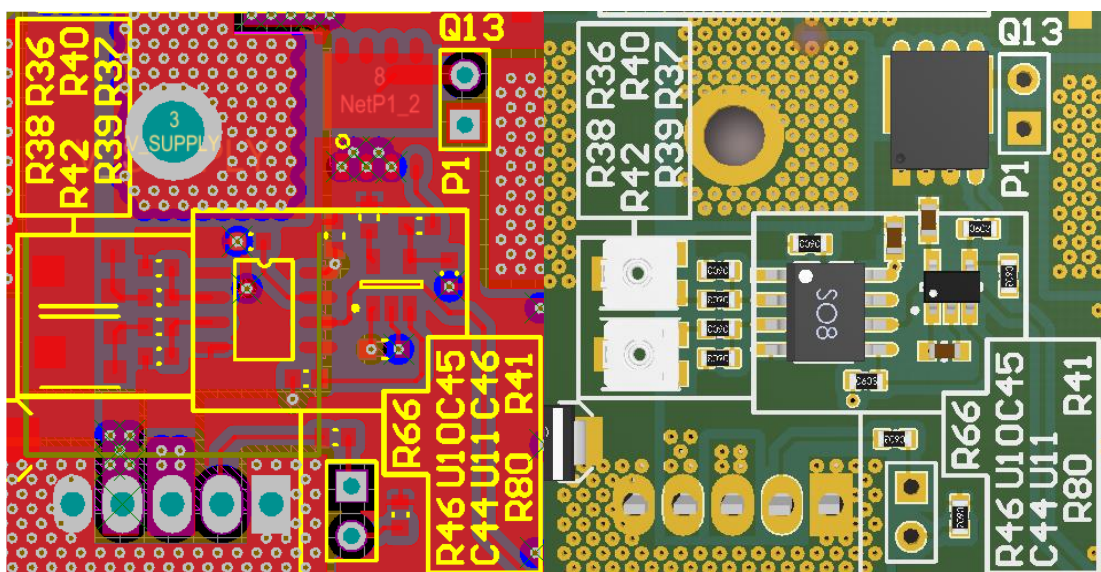


Abbildung 4.10: Layout und räumliche Darstellung des Überspannungsschutzes

5 Verifikation

Die Verifikation des Wechselrichters erfolgt an der bestückten Leiterplatte, welche in Abbildung 5.1 ohne eingesetzte Control-Card dargestellt ist.

Die Vorgehensweise der Inbetriebnahme erfolgt gemäß V-Modell zuerst durch Modultests der einzelnen Komponenten [3]. Anschließend wird das Zusammenwirken verschiedener Module in Integrationstests verifiziert. Den Abschluss bildet der Systemtest, bei dem der vollständige Wechselrichter im Gesamtsystem E-Mountainboard getestet wird.

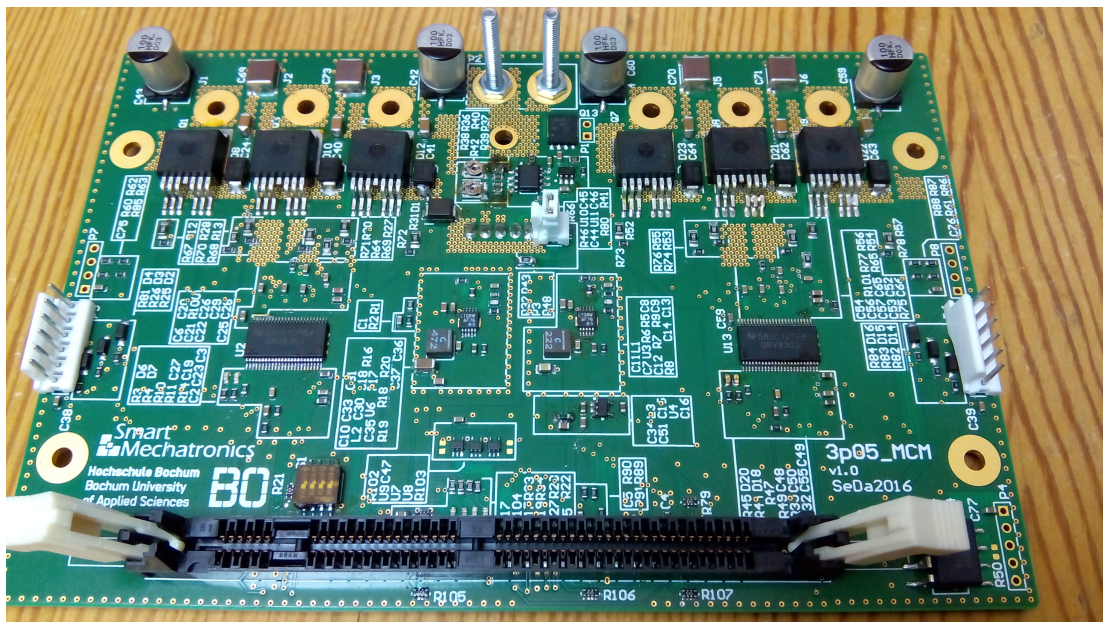


Abbildung 5.1: Bestückte Leiterplatte ohne Control-Card

5.1 Modultest: Schaltregler

Den initialen Modultest stellt die Verifikation der Spannungsversorgung dar. Zur stückweisen Inbetriebnahme sind die einzelnen Baugruppen über 0 Ω -Widerstände miteinander verbunden, um die korrekte Funktion der jeweiligen Versorgungsspannungen sicherzustellen (vgl. Anhang A.1.2).

Gemäß Inbetriebnahmeprotokoll, welches Teil des Lastenhefts des Motorcontrollers ist (vgl. Anhang A.1.2), werden nacheinander die 12 V-Versorgungsspannung, die 5 V-Versorgungsspannung und anschließend die 3,3 V-Versorgungsspannung verifiziert.

Der Verifikations-Prozess wird für den 5 V-Schaltregler beschrieben und ist analog für den 12 V-Schaltregler sowie den 3,3 V-Linearregler durchzuführen.

Zunächst wird das Einschaltverhalten des Schaltreglers überprüft, welches durch den angeschlossenen Kondensator am SS-Pin gemäß Abschnitt 4.1.2 einen Anstieg der Ausgangsspannung innerhalb von ca. 5 ms darstellen muss.

Abbildung 5.2 zeigt den gemessenen Verlauf der Ausgangsspannung, welche nach ca. 4,4 ms ihren Sollwert erreicht, bedingt durch den angeschlossenen Kondensator am SS-Pin gemäß Abschnitt 4.1.2. Der Effektivwert der Ausgangsspannung liegt während des Betriebs bei 4,96 V, was einer Abweichung der geforderten Spannung von 0,8 % entspricht.

Laut Anforderung MCM-ANF_11 (vgl. Anhang A.1.2) ist eine maximale Abweichung der Nennspannung von 1 % gefordert, welche somit verifiziert ist.

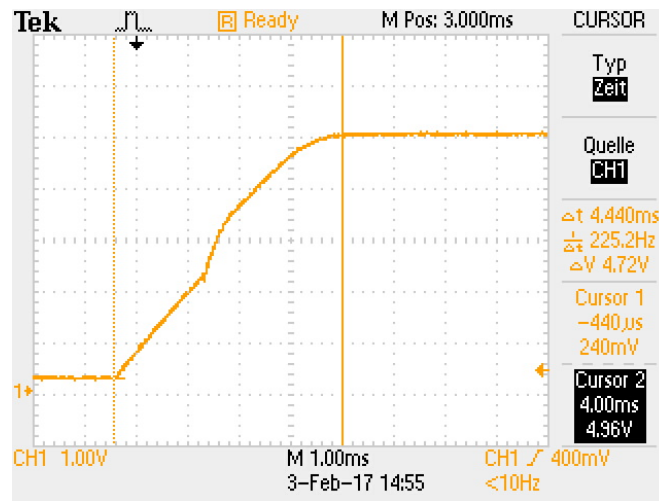


Abbildung 5.2: Einschaltverhalten 5 V-Schaltregler

Zur Messung der Restwelligkeit der Ausgangsspannung wird die Eingangskopplung des Oszilloskops auf AC-Kopplung gestellt. Die Messung gemäß Abbildung 5.3 zeigt eine Ripple-Spannung V_{ripple} von 5,8 mV.

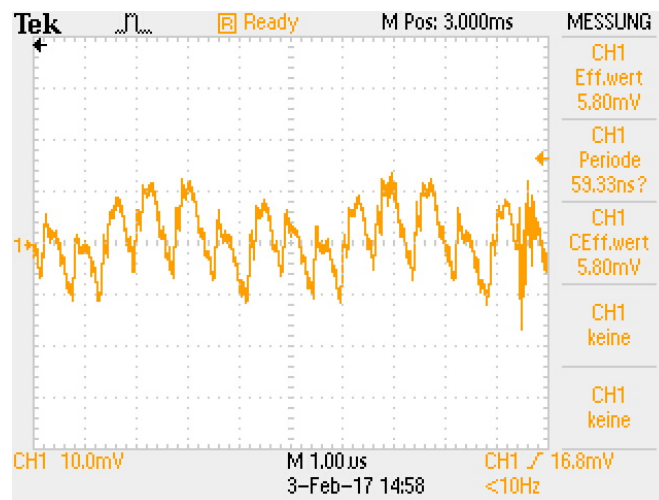


Abbildung 5.3: Gemessene Ripple-Spannung am 5 V-Schaltregler-Ausgang

Die Welligkeit r_u berechnet sich gemäß Formel 5.1 und beträgt für die 5 V Spannungsebene 0,12 %. [6]

$$r_u = \frac{V_{\text{ripple}}}{V_{\text{OUT}}} = \frac{5,8 \text{ mV}}{4,96 \text{ V}} = 0,12 \% \quad (5.1)$$

5.2 Modultest: Gatetreiber

Die Inbetriebnahme der Gatetreiber wird gemäß dem Inbetriebnahmeprotokoll vorgenommen (vgl. Anhang A.1.2).

Um die korrekte Funktion des Gatetreibers sicherzustellen, werden während der Inbetriebnahme folgende Anpassungen an der Beschaltung vorgenommen:

- Der Tiefpassfilter in den Spannungsabgriffen der Strommessung muss durch einen $0\ \Omega$ -Serienwiderstand ersetzt werden. Für die korrekte Funktion des internen Operationsverstärkers darf der eingesetzte Serienwiderstand zwischen Messshunt und Verstärkereingang maximal $100\ \Omega$ betragen [11].
- Der Kondensator am GVDD-Pin ist laut Schaltplan mit einer Kapazität von $2,2\ \mu\text{F}$ bemessen und dient zur Glättung der Eingangsspannung des internen Linearreglers für die Gate-Ansteuerung. Im Betrieb bei Spannungen über $25\ \text{V}$ führt dies zu einem Spannungseinbruch, welcher ein Abschalten des Gatetreibers bewirkt. Die Ursache hierfür ist die bemessene Nennspannung des bestellten $2,2\ \mu\text{F}$ Kondensators, welche lediglich $10\ \text{V}$ beträgt. Durch Substitution mit einem $100\ \text{nF}$ Kondensator kann die GVDD-Spannung ausreichend stabilisiert werden. Abbildung 5.4 zeigt den Spannungsverlauf mit $2,2\ \mu\text{F}$ Kondensator (links) und mit $100\ \text{nF}$ (rechts).

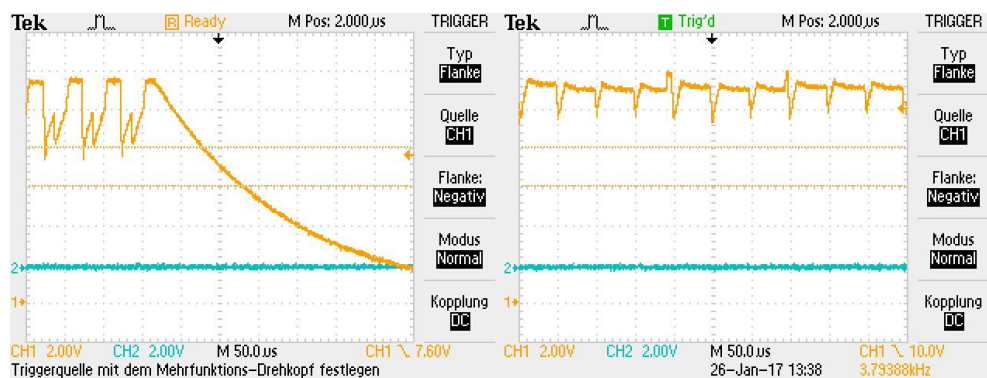


Abbildung 5.4: GVDD Spannungsverhalten mit angeschlossenen $2,2\ \mu\text{F}$ (links) und $100\ \text{nF}$ (rechts)

5.3 Modultest: Leistungsstufe

Zur Verifikation der Leistungsstufe wird zuerst die korrekte Funktion der einzelnen MOSFET überprüft. Anschließend wird der Wärmewiderstand der MOSFET gemessen. Anhand der in Abschnitt 2.1.2 hergeleiteten Formeln zur Verlustleistung sowie dem gemessenen Wärmewiderstand lässt sich die Temperatur der Endstufe während des Betriebes bestimmen.

Zur Vermessung des Wärmewiderstandes R_{th} eines MOSFET wird ein Strom über die Body-Diode eingepreßt und der Spannungsabfall gemessen um die Verlustleistung zu bestimmen. Abbildung 5.5 zeigt die Temperatur nach Erreichen des stationären Zustands.

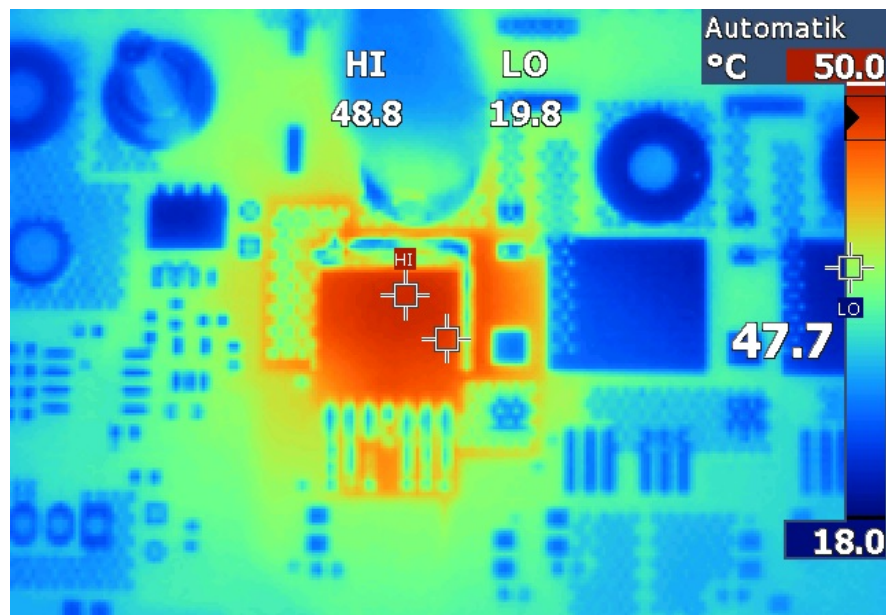


Abbildung 5.5: Thermografie MOSFET

Die während des Versuchs aufgezeichneten Messdaten sind in Tabelle 5.1 dargestellt. Mit der entstehenden Verlustleistung und der verursachten Erwärmung ergibt sich gemäß Formel 5.2 ein Wärmewiderstand von $13,8 \frac{K}{W}$.

Parameter	Beschreibung	Wert
V_{DIODE}	Spannungsabfall Body-Diode	0,7 V
I_{eff}	Effektiver Strom	3 A
$\vartheta_{\text{ambient}}$	Umgebungstemperatur	19,8 °C (293 K)
$\vartheta_{\text{MOSFET}}$	MOSFET-Temperatur	48,8 °C (322 K)

Tabelle 5.1: Messdaten der Wärmewiderstands-Bestimmung

$$R_{\text{th}} = \frac{\Delta\vartheta}{P} = \frac{\vartheta_{\text{MOSFET}} - \vartheta_{\text{ambient}}}{V_{\text{DIODE}} \cdot I_{\text{eff}}} = 13,8 \frac{\text{K}}{\text{W}} \quad (5.2)$$

5.4 Modultest: Überspannungsschutz

Zur Verifikation des Überspannungsschutzes wird mit einem Labornetzteil ein Spannungsverlauf zwischen 28 V und 30 V eingepreßt und die Spannung am Ausgang des MC34161 gemessen.

Durch das Verhältnis von Widerstandswert des Potentiometers und Gesamtwiderstand ist der wählbare Spannungsbereich zu klein, um die beiden Schwellspannungen einstellen zu können. Durch die Anpassung der Spannungsteiler gemäß Abbildung 5.6 sind die durch das Potentiometer hervorgerufenen Spannungsänderungen groß genug, um die beiden Spannungsniveaus einzustellen.

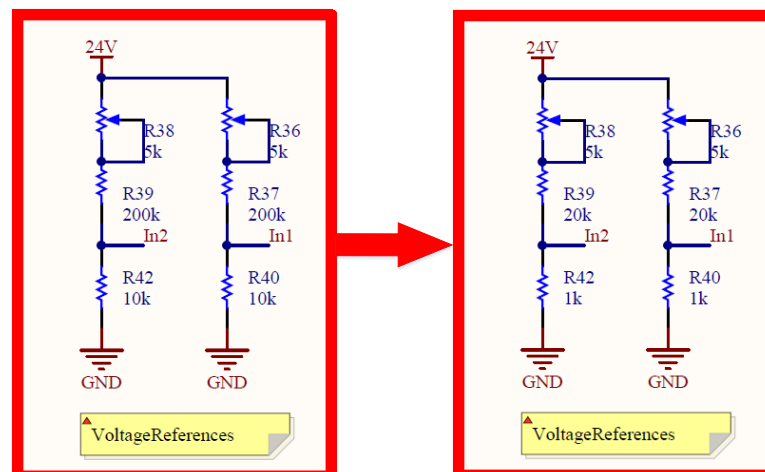


Abbildung 5.6: Änderung des Spannungsteilers

Abbildung 5.7 zeigt die Oszilloskop-Aufnahme, in der Kanal 1 (orange) den Ausgang des MC34161 und Kanal 2 (grün) den eingestellten Versorgungsspannungsverlauf darstellt. Beim Überschreiten der oberen Schwellspannung, die laut Lastenheft (vgl. Anhang A.1.2) bei 29,6 V liegt, muss der Ausgang des MC34161 gegen Masse schalten.

Um eine ausreichende Hysterese bei der Überspannungsmessung zu gewährleisten, wurde die untere Schwellspannung auf 29,2 V eingestellt.

Nach der Parametrierung des MC341161 werden die Potentiometer mit Sekundenkleber fixiert, um ungewollte Verschiebungen der Schwellspannungen zu verhindern.

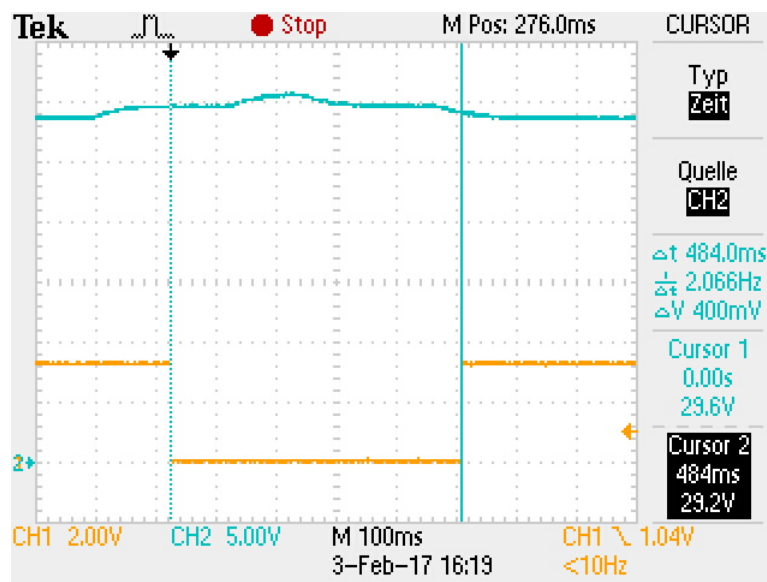


Abbildung 5.7: Verifikation Überspannungsschutz durch Messung der Versorgungsspannung und der Ausgangsspannung des MC34161

5.5 Integrationstest: Gatetreiber und Leistungsstufe

Im Integrationstest wird das Zusammenwirken von Gatetreiber und Leistungsstufe verifiziert.

Um während des Schaltvorganges ein Kurzschließen der Leistungsstufe durch gleichzeitig leitende MOSFET zu verhindern, muss eine Totzeit zwischen dem Schalten eingefügt werden.

Die Annäherung der Schaltzeit t_{SLOPE} wird anhand Formel 5.3 berechnet, als Quotient aus Gate-Ladung Q_G und Gate-Strom I_G . Die tatsächliche Schaltzeit ist von weiteren Faktoren abhängig, die zur Approximation jedoch vernachlässigt werden.

$$t_{\text{SLOPE}} \approx \frac{Q_G}{I_G} = \frac{206 \text{ nC}}{1,7 \text{ A}} = 121 \text{ ns} \quad (5.3)$$

Um eine ausreichende Sicherheit der Annäherung zu gewährleisten wird die ca. dreifache errechnete Zeit als Totzeit eingestellt .

Um die benötigte Totzeit in der Software des C2000 Mikrocontroller einzubinden, wird in Formel 5.4 die Anzahl der zu verzögernden Zählerschritte n_{COUNT} berechnet. Die Timer Taktfrequenz f_{TIMER} beträgt 90 MHz. Bei einer Verzögerung von 33 Takten ergibt sich eine Totzeit von 367 ns.

$$n_{\text{COUNT}} \approx \frac{3 \cdot t_{\text{SLOPE}}}{f_{\text{TIMER}}} = \frac{363 \text{ ns}}{90 \text{ MHz}} = 33 \quad (5.4)$$

Um die eingestellte Totzeit zu verifizieren, werden die Gate-Source-Spannungen der High- und Lowside MOSFET gleichzeitig gemessen. Da die Source-Spannung der Highside-MOSFET, bzw. die Motor-Phasenspannung, ein wechselndes Potential aufweist, muss zur Bestimmung der Gate-Source-Spannung v_{DS} zusätzlich die Phasenspannung aufgezeichnet werden, da die Eingänge des Oszilloskops nicht galvanisch getrennt sind.

Abbildung 5.8 zeigt die Messung der Gate-Spannungen der MOSFET einer Leistungsstufen-Phase beim Wechsel von eingeschaltetem Lowside-MOSFET zum eingeschalteten Highside-MOSFET.

Die zu Beginn des Schaltvorgangs abfallende Gate-Source-Spannung des Lowside-MOSFET wird an Kanal 3 des Oszilloskops gemessen. Die Phasenspannung wird an Kanal 2 und die Gate-Spannung des Highside-MOSFET an Kanal 1 aufgenommen. Die Gate-Source-Spannung des Highside-MOSFET (Math.) wird als Subtraktion der Phasenspannung von der Highside-Gate-Spannung dargestellt.

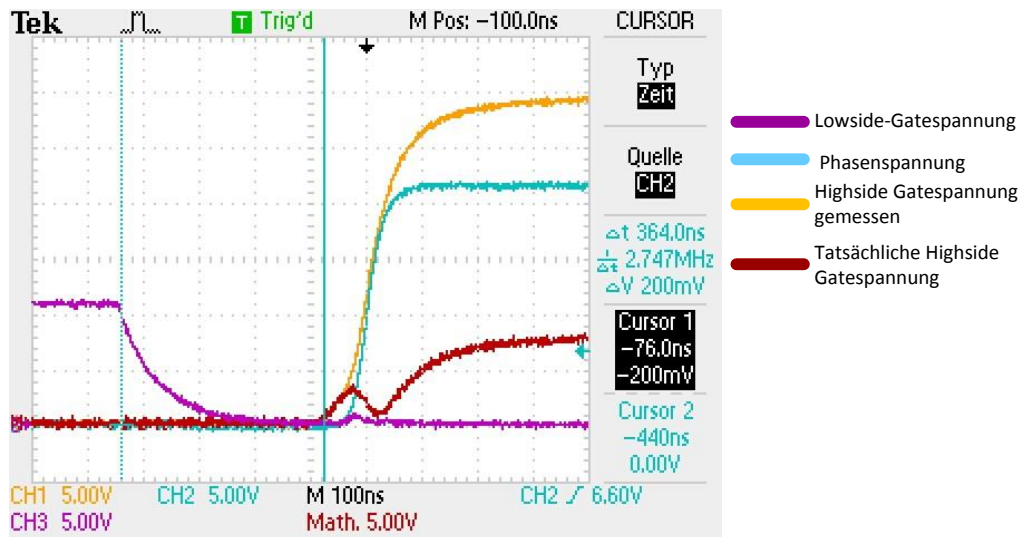


Abbildung 5.8: Totzeiteinstellung Endstufe

Die mit dem Oszilloskop gemessene Totzeit von 364 ns ist, wie in Abbildung 5.8 zu erkennen, ausreichend, um einen Kurzschluss der beiden MOSFET einer Halbbrücke zu verhindern.

5.6 Systemtest: E-Mountainboard

Zur Verifikation des gesamten Wechselrichters wird die Funktion im System E-Mountainboard getestet. Abbildung 5.9 zeigt das fertiggestellte Gesamtsystem mit zwei unabhängigen Motorcontrollern, vier einzeln regelbaren Motoren, dem Akkumulator sowie dem entwickelten Interface-Modul als Schnittstelle mit dem Fahrer.



Abbildung 5.9: Fertiggestelltes E-Mountainboard EpOS

Um die Erwärmung des Wechselrichters während des Betriebs abzuschätzen, wird die entstehende Verlustleistung für einen Motor-Effektivstrom von 10 A vorgenommen.

Zur Bestimmung der voraussichtlichen Erwärmung der Leistungsstufe $\Delta\vartheta_{\text{approx}}$ gemäß Gleichung 5.5 wird der in Abschnitt 5.3 bestimmte Wärmewiderstand R_{TH} der MOSFET verwendet.

Die Parameter der Berechnung sind in Tabelle 5.2 zusammengestellt.

Die Verlustleistung pro MOSFET beträgt 0,507 W. Bei 6 MOSFET pro Leistungsstufe führt diese Verlustleistung insgesamt zu einer Erwärmung $\Delta\vartheta_{\text{approx}}$ von 41,9 K.

Parameter	Beschreibung	Wert
V_{DS}	Versorgungsspannung	29,3 V
I_{G}	Gate-Strom	1,7 A
f_{SW}	Schaltfrequenz	20 kHz
V_{DR}	Gate-Spannung	10 V
I_{eff}	Phasen-Effektivstrom	10 A
P_{TOT}	Gesamt-Verlustleistung	0,507 W
R_{TH}	Wärmewiderstand	$13,8 \frac{\text{K}}{\text{W}}$

Tabelle 5.2: Parameter der Berechnung der Leistungsstufen-Erwärmung

$$\Delta\vartheta_{\text{approx}} = 6 \cdot R_{\text{TH}} \cdot P_{\text{TOT}} = 41,9 \text{ K} \quad (5.5)$$

Abbildung 5.10 zeigt die Thermografie des Motorcontrollers nach absolvierter Testfahrt. Es ist ein deutlicher Temperaturanstieg der Leiterplatte im Bereich um die MOSFET zu erkennen.

Gemäß Abbildung 5.10 beträgt die gemessene Temperatur der MOSFET 58,4 °C, bei einer Umgebungstemperatur von 19,3 °C. Dies entspricht einer Temperaturdifferenz von 39,1 K.

Im Verhältnis zur berechneten Erwärmung von 41,9 K weist die gemessene Erwärmung eine Abweichung von 7,2 % auf.

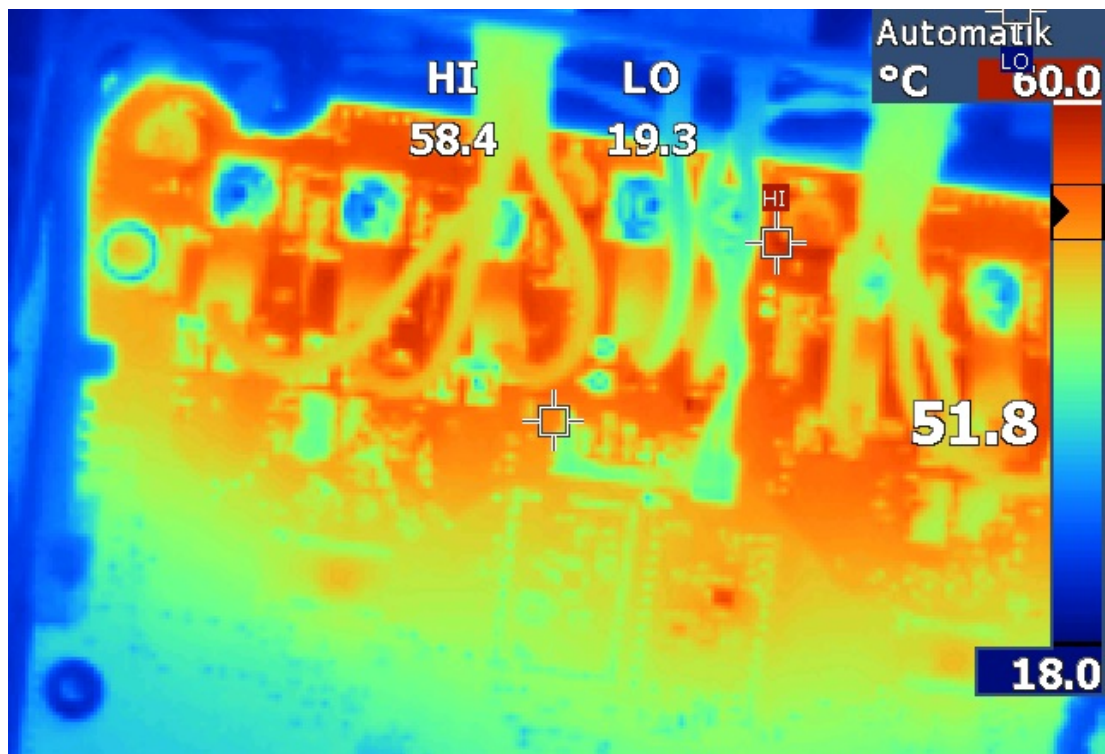


Abbildung 5.10: Thermografie des MCM nach absolvierter Fahrtstrecke

Tabelle 5.3 zeigt die während der Testfahrt aufgenommenen Messdaten. Der Phasenstrom wird mit Hilfe einer Strommesszange während der Testfahrt gemessen. Um die Temperatur des Wechselrichters im statischen Zustand zu erhalten, wird eine Strecke von 1,1 km zurückgelegt. Die Geschwindigkeit des Mountainboards wird dabei stark variiert, um eine realistische Belastung entsprechend den Anforderungen im Verifikationsplan zu erhalten.

Parameter	Beschreibung	Wert
V_{DS}	Versorgungsspannung	29,3 V
$\vartheta_{\text{ambient}}$	Umgebungstemperatur	19,3 °C (292,5 K)
$\vartheta_{\text{MOSFET}}$	MOSFET-Temperatur	58,4 °C (331,6 K)
I_{Phase}	Phasen-Effektivstrom	10 A
d	Fahrstrecke	1,1 km

Tabelle 5.3: Parameter der Verifizierung der Leistungsstufen-Erwärmung

6 Fazit / Ausblick

Durch das methodische Vorgehen zur Identifizierung des Gesamtsystems und der systematischen Erhebung von Anforderungen mit Hilfe des CONSENS[®]-Verfahrens vereinfachte sich die Projektdurchführung. Unterstützend wirkten dabei besonders die zusammen mit der Smart Mechatronics GmbH abgehaltenen Design-Reviews zu Schaltplan- und Leiterplattenerstellung.

Die Erarbeitung der Grundlagen zur Annäherung der Verlustleistung der MOSFET sind durch die abschließenden Messungen der Erwärmung der Endstufe als gute Annäherung für den Betrieb bestätigt. Das entwickelte Excel-Tool zur Berechnung der Verlustleistung (vgl. Anhang A.1.10) lässt sich auch zum Vergleich verschiedener MOSFET in anderen Applikationen anwenden.

Durch die Analyse des vorangegangenen E-Skateboard-Projektes wurden kritische Systemelemente bereits während des Systementwurfs identifiziert und im Folgenden zielführend umgesetzt. Die Störeinflüsse wurden eliminiert und die Baugröße des Motorcontrollermoduls wurde halbiert. Durch Implementierung des CAN-Bus ist die Modularität des MCM gegeben.

Den Abschluss dieses Projektes stellt ein voll funktionsfähiger Wechselrichter für die Ansteuerung von zwei BLDC-Motoren dar, der im ebenfalls funktionsfähigen Gesamtsystem E-Mountainboard verifiziert wurde.

Die Verwendung des Motorcontrollers in einer autonomen Roboter-Plattform ist am Institut für Systemtechnik bereits in der Planung. Der Motorcontroller könnte des Weiteren im Rahmen eines Praktikums zur modellbasierten Entwicklung von Software im Master-Studiengang Elektrotechnik an der Hochschule Bochum eingesetzt werden.

Abbildungsverzeichnis

2.1	Ersatzschaltbild MOSFET [5]	3
2.2	Gate-Spannung in Abhängigkeit der Gate-Ladung [5]	4
2.3	Gate-Spannung bei konstantem Gate-Strom [5]	5
2.4	Schaltverhalten des MOSFET	6
2.5	Kapazitive Kopplung zweier Stromkreise	8
2.6	Induktive Kopplung	9
2.7	Annäherung der Schaltfrequenz einer Schaltflanke mittels Sinus- Funktion	10
2.8	Kritische Masche eines synchronen Abwärtswandlers [8]	12
3.1	Analyse des Hot Loop des vorhandenen Schaltreglers	14
3.2	Analyse induktiver Kopplung der vorhandenen Gateleitung	14
3.3	Gate-Schaltflanke Spannungsverlauf	15
3.4	Umfeldmodell EpOS	17
3.5	Wirkstruktur Elektronik EpOS	18
3.6	Wirkstruktur Motorcontroller	19
3.7	Funktionsdiagramm des Motorcontrollers	20
3.8	Spannungsebenen und Verbraucher des Motorcontrollermoduls	23
3.9	Vereinfachte Funktionsweise DRV8303 [11]	25
3.10	Gesamtverlustleistung P_{TOT} der jeweiligen MOSFET in Abhängig- keit des Effektivstroms I_{eff}	27
3.11	Verwendung MC34161 zur Überspannungserkennung [16]	28
4.1	Verwendeter Lagenaufbau	29
4.2	Sektionen des Layouts	30
4.3	Implementierter Schaltplan des LT8609 zur 5 V-Versorgung	33
4.4	Implementiertes Layout sowie räumliche Darstellung des 5 V- Schaltreglers mit eingezeichnetem Hot Loop	34

Abbildungsverzeichnis

4.5	Layout sowie räumliche Darstellung des DRV8303 Gatetreibers . . .	38
4.6	Schaltplanausschnitt Leistungsstufe	41
4.7	Layout der Endstufe	42
4.8	Schaltplan der Überspannungs-Detektierung mittels MC34161 . . .	44
4.9	Schaltplan des Bremswiderstands sowie der Ansteuerung	44
4.10	Layout und räumliche Darstellung des Überspannungsschutzes . . .	45
5.1	Bestückte Leiterplatte ohne Control-Card	46
5.2	Einschaltverhalten 5 V-Schaltregler	48
5.3	Gemessene Ripple-Spannung am 5 V-Schaltregler-Ausgang	48
5.4	GVDD Spannungsverhalten mit angeschlossenen 2,2 μ F (links) und 100 nF (rechts)	49
5.5	Thermografie MOSFET	50
5.6	Änderung des Spannungsteilers	51
5.7	Verifikation Überspannungsschutz durch Messung der Versor- gungsspannung und der Ausgangsspannung des MC34161	52
5.8	Totzeiteinstellung Endstufe	54
5.9	Fertiggestelltes E-Mountainboard EpOS	55
5.10	Thermografie des MCM nach absolvierter Fahrttest	57

Tabellenverzeichnis

3.1	Parameter der Störspannungs-Berechnung	16
3.2	Gegenüberstellung möglicher Teilfunktions-Lösungen sowie ge- wählte Lösung	21
3.3	Stromaufnahme der Elemente des Motorcontrollers	24
3.4	Eingangs- und Ausgangsströme der Spannungswandler	25
3.5	Vergleich der Parameter verschiedener MOSFET	26
3.6	Parameter der MOSFET-Verlustrechnung	27
4.1	Parameter der Operationsverstärker-Einstellungen des DRV8303 .	35
4.2	Einstellbare Überstrom-Referenzspannungen des DRV8303 [11] . .	37
4.3	SPI-Konfiguration des DRV8303	37
4.4	Parameter der Vorwiderstandsberechnung	39
4.5	Parameter der Bus-Kondensator-Berechnung	40
5.1	Messdaten der Wärmewiderstands-Bestimmung	51
5.2	Parameter der Berechnung der Leistungsstufen-Erwärmung	56
5.3	Parameter der Verifizierung der Leistungsstufen-Erwärmung . .	57

Literatur

- [1] Florian Wagner. »Modellbasierte Entwicklung und Verifikation einer modularen Antriebsplattform mit MATLAB/Simulink«. Masterthesis. Hochschule Bochum - Bochum University of Applied Sciences, 2017.
- [2] Raphael-David Volmering. »Entwicklung der Leistungselektronik eines E-Skateboards«. Masterthesis. Hochschule Bochum - Bochum University of Applied Sciences, 2015.
- [3] Verein zur Weiterentwicklung des V-Modell XT e.V. (Weit e.V.) *V-Modell XT Das deutsche Referenzmodell für Systementwicklungsprojekte*. <http://ftp.tu-clausthal.de/pub/institute/informatik/v-modell-xt/Releases/2.0/V-Modell-XT-Gesamt.pdf>, 2016.
- [4] Chris Bull Carl Blake. *IGBT or MOSFET: Choose Wisely*. <http://www.infineon.com/dgdl/choosewisely.pdf?fileId=5546d462533600a40153574048b73edc>, 2016.
- [5] Ralph McArthur. *Making Use of Gate Charge Information in MOSFET and IGBT Data Sheets*. <http://www.microsemi.com/documentportal/docview/14697.pdf>, 2015.
- [6] Joachim Specovius. *Grundkurs Leistungselektronik*. Bd. 6. Auflage. Springer Verlag, 2013.
- [7] George Lakkas. »MOSFET power losses and how they affect power-supply efficiency«. In: *Analog Applications Journal* (2016), S. 22–26.
- [8] Würth Elektronik. *Ruhiger Schaltregler für Audioverstärker*. https://www.we-online.de/web/de/index.php/show/media/07_electronic_components/download_center_1/application_notes_berichte/ruhiger_schaltregler_fuer_audioverstaerker/Ruhiger_Schaltregler_fuer_Audioverstaerker.pdf, 2013.

- [9] Joachim Franz. *Störungssicherer Aufbau elektromagnetischer Schaltungen*. Bd. 2. Auflage. B. G. Teubner Verlag, 2005.
- [10] Ulrich Schlien. *Schaltnetzteile und ihre Peripherie*. Bd. 4. Auflage. Vieweg + Teubner, 2009.
- [11] TEXAS INSTRUMENTS. *DRV8303 Three-Phase Gate Driver With Dual Current Shunt Amplifiers*. <http://www.ti.com/lit/ds/symlink/drv8303.pdf>, 2016.
- [12] Smart Mechatronics GmbH. *CONSENS Workshop HS Bochum*. 2016.
- [13] Howard Johnson Martin Graham. *HIGH-SPEED DIGITAL DESIGN A Handbook of Black Magic*. Prentice Hall PTR, 1993.
- [14] Texas Instruments. *TMS320F2806x Piccolo Microcontrollers*. SPRS698F, 2016.
- [15] Infineon Technologies AG. *Datasheet IPB019N08N3G Rev. 2.3*. www.infineon.com, 2009.
- [16] ON Semiconductor. *MC34161, MC33161, NCV33161 Universal Voltage Monitors*. http://www.onsemi.com/pub_link/Collateral/MC34161-D.PDF, 2015.
- [17] LeitOn GmbH. *Lagenaufbau / Stack-Up*. https://www.leiton.de/formulare/Multi_4L_35_1,6mm_Standard.pdf, 2017.
- [18] Linear Technology Corporation. *Synchronous Step-Down Regulator with 2.5 A Quiescent Current*. <http://cds.linear.com/docs/en/datasheet/8609fb.pdf>, 2015.
- [19] VISHAY. *WSLP4026 Datasheet*. <http://www.vishay.com/docs/30180/wslp4026.pdf>, 2017.
- [20] Joe Bond Michael Salcone. *Selecting Film Bus Link Capacitors For High Performance Inverter Applications*. http://www.ecicaps.com/wp-content/uploads/IEMDC_2009_11310_Final_Rev_4.pdf, 2009.
- [21] EBMPAPST. *ECI-Motor ECI 6360*. http://www.ebmpapst.com/de/products/motors/eci-motors/ECI_motors_detail.php?pID=143035, 2002.

- [22] Analog Devices. *Decoupling Techniques*. <http://www.analog.com/media/en/training-seminars/tutorials/MT-101.pdf>, 2009.

A Anhang

A.1 Inhalt Daten-CD

- 1 Dokumente\Lastenheft_EpOS.pdf
- 2 Dokumente\Lastenheft_Motorcontroller.pdf
- 3 Dokumente\Schaltplan_MCM_v10.pdf
- 4 Dokumente\Schaltplan_Review_MCM.pdf
- 5 Dokumente\Verbesserungsvorschläge_HoBo.pdf
- 6 Dokumente\Anwendungsszenarien.pdf
- 7 Dokumente\Projektauftrag_HW_Epos.pdf
- 8 Dokumente\BOM_Mouser.pdf
- 9 Dokumente\Meilensteinplan.pdf
- 10 Berechnungen\Berechnungen_MCM.xlsx
- 11 Altium_library \
- 12 Datenblätter \
- 13 Interface_Brd_KiCad \
- 14 MCM_v1.0_Altium \